

QF08X355

1T51 内核 ADC+显示驱动微控制器

Part No.	Core	FLASH	SRAM	EE	I/O	Timer	PWM	ADC	TK	IIC	UART	LED/LCD	Package
QF08X355	1T51	16K	1K	128	30	3 x 8bit 2 x 16bit	3 x 2Ch	20 x 12bit	24	1	2	8COM x 16SEG	QFN32

1 产品特性

➤ 内核

- ☞ 1T51 内核，兼容标准 8051 指令集
- ☞ 内核最高工作频率 16MHz

➤ 存储

- ☞ 16K 字节 FLASH 程序存储器
- ☞ 128 字节 EEPROM 数据存储器
- ☞ 256 字节 IRAM，768 字节 XRAM

➤ 复位与启动

- ☞ 内置上电复位 POR
- ☞ 内置掉电复位 BOR，支持 8 档掉电复位 1.6V~4.4V，步进 0.4V
- ☞ 支持外部复位端口 RSTN，低电平复位

➤ 时钟

- ☞ 外部 32K-20MHz 晶体振荡器 XOSC
- ☞ 内部 32MHz 高精度振荡器 HRC (出厂校准精度 $\leq\pm 1\%$ ，全温工作精度 $\leq\pm 2\%$)
- ☞ 内部 16KHz 低功耗振荡器 LRC，精度 $\leq\pm 10\%$

➤ 调试和编程

- ☞ 单线调试，单线编程

➤ 工作条件

- ☞ VDD=3.0V~5.5V@16M
- ☞ VDD=2.5V~5.5V@8M
- ☞ VDD=1.8V~5.5V@2M
- ☞ 工作温度范围 -40~85°C

➤ 功耗

- ☞ 待机睡眠功耗典型功耗 3uA@3.3V
- ☞ 8MHz 运行功耗典型 5mA@3.3V

➤ 端口

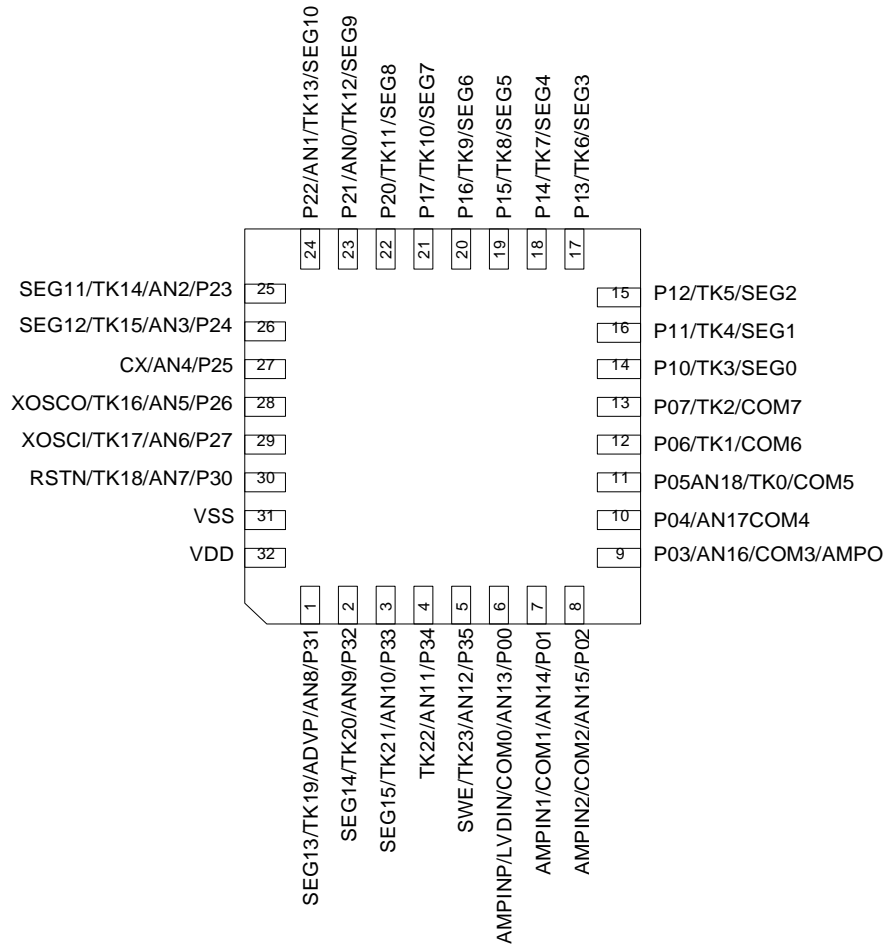
- ☞ 最多支持 30 个 I/O 端口，所有端口支持独立弱上拉和弱下拉控制，可同时开启上拉和下拉
- ☞ 所有端口支持外部中断唤醒

➤ 外设

- ☞ 2 路 8 位定时器 TMR0,TMR1 可级联
 - ☞ 1 路 8 位定时器/计数器 TMR2
 - ☞ 2 路 16 位定时/计数器 TMR3，TMR4 具备门控滤波功能配合 PWM，可对过零进行检测产生可控硅触发信号
 - ☞ 3 组独立 16+3 位 PWM0~PWM2，每组支持 2 路互补同相输出
 - ☞ 3 路捕捉模块 CAP0~CAP2
 - ☞ 24 通道 TouchKey
 - ☞ 20 通道 12 位 SAR ADC，支持 1/4 VDD 检测，支持 PWM 触发
 - ☞ 一路增益可调运放，最大增益 100 倍
 - ☞ 内置多档参考电压，出厂校准精度 $\leq\pm 1.5\%$
 - ☞ 8COM x 16SEG LED/LCD 驱动，复用端口驱动电流多档可配
 - ☞ LVD 低电压检测，支持对 VDD 8 档低电压检测，步进电压为 0.4V；支持外部管脚输入检测，比较电压为 0.5V
 - ☞ 1 路 IIC，支持 7 位地址主/从模式
 - ☞ 2 路 UART
- #### ➤ 封装类型
- ☞ QFN32

2 .管脚配置

2.1 管脚顶视图



图表 1 QFN32 封装顶视图

注：QF08X355 系列产品实现逻辑复用功能全管脚映射，参见章节 2.2 管脚复用表

2.2 管脚复用表

Pin	FUN0	FUN1	FUN2	FUN3	FUN4	FUN5	FUN6	FUN7	FUN8	FUN9	FUN10	FUN12	FUN15
P00	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T00	CAP0	—	COM0
P01	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T10	CAP1	—	COM1
P02	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T20	CAP2	—	COM2
P03	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T30	CAP2	CLKO	COM3
P04	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T40	CAP0A	—	COM4
P05	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T00	CAP1	—	COM5
P06	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T10	CAP2	—	COM6
P07	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T20	CAP2	—	COM7
P10	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T30	CAP0	CLKO	SEG0
P11	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T40	CAP1	ACPO	SEG1
P12	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T00	CAP2	—	SEG2
P13	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T10	CAP2	CLKO	SEG3
P14	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T20	CAP0	ACPO	SEG4
P15	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T30	CAP1A	—	SEG5
P16	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T40	CAP2	—	SEG6
P17	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T00	CAP2	—	SEG7
P20	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T10	CAP0	—	SEG8
P21	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T20	CAP1	—	SEG9
P22	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T30	CAP2	ACPO	SEG10
P23	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T40	CAP2	CLKO	SEG11
P24	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T00	CAP0	—	

P25	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T10	CAP1	—	
P26	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T20	CAP2A	—	
P27	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T3G	T4IN/T30	CAP2	—	—
P30	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T40	CAP0	—	—
P31	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T00	CAP1	—	—
P32	IO	PWM00	PWM10	PWM20	TX1	RX1	SCL	SDA	T4G	T3IN/T10	CAP2A	—	
P33	IO	PWM01	PWM11	PWM21	TX1	RX1	SCL	SDA	T4G	T4IN/T20	CAP2	CLKO	
P34	IO	PWM00	PWM10	PWM20	TX0	RX0	SCL	SDA	—	T2IN/T30	CAP0	—	
P35	IO	PWM01	PWM11	PWM21	TX0	RX0	SCL	SDA	—	T2IN/T40	CAP1	—	

图表 2 端口逻辑功能复用表

Pin	EINT	TK	ADC	LCD/LED	其他
P00	EINT00		AN13	COM0	—
P01	EINT01		AN14	COM1	AMPINP
P02	EINT02		AN15	COM2	AMPIN1
P03	EINT03		AN16	COM3	AMPIN2
P04	EINT04		AN17	COM4	AMPO
P05	EINT05	TK0	AN18	COM5	—
P06	EINT06	TK1	AN19	COM6	—
P07	EINT07	TK2		COM7	—
P10	EINT10	TK3		SEG0	—
P11	EINT11	TK4		SEG1	—
P12	EINT12	TK5		SEG2	—

P13	EINT13	TK6		SEG3	—
P14	EINT14	TK7		SEG4	—
P15	EINT15	TK8		SEG5	—
P16	EINT16	TK9		SEG6	LVDIN
P17	EINT17	TK10		SEG7	—
P20	EINT00	TK11		SEG8	—
P21	EINT01	TK12	AN0	SEG9	—
P22	EINT02	TK13	AN1	SEG10	—
P23	EINT03	TK14	AN2	SEG11	ACP0
P24	EINT04	TK15	AN3	SEG12	ACPN
P25	EINT05	TKCX	AN4	—	—
P26	EINT06	TK16	AN5	—	XOSCO
P27	EINT07	TK17	AN6	—	XOSCI
P30	EINT10	TK18	AN7	SEG13	RSTN
P31	EINT11	TK19	AN8/ADVP	SEG14	—
P32	EINT12	TK20	AN9	SEG15	—
P33	EINT13	TK21	AN10	—	—
P34	EINT14	TK22	AN11	—	—
P35	EINT15	TK23	AN12	—	SWE

图表 3 端口模拟功能复用表

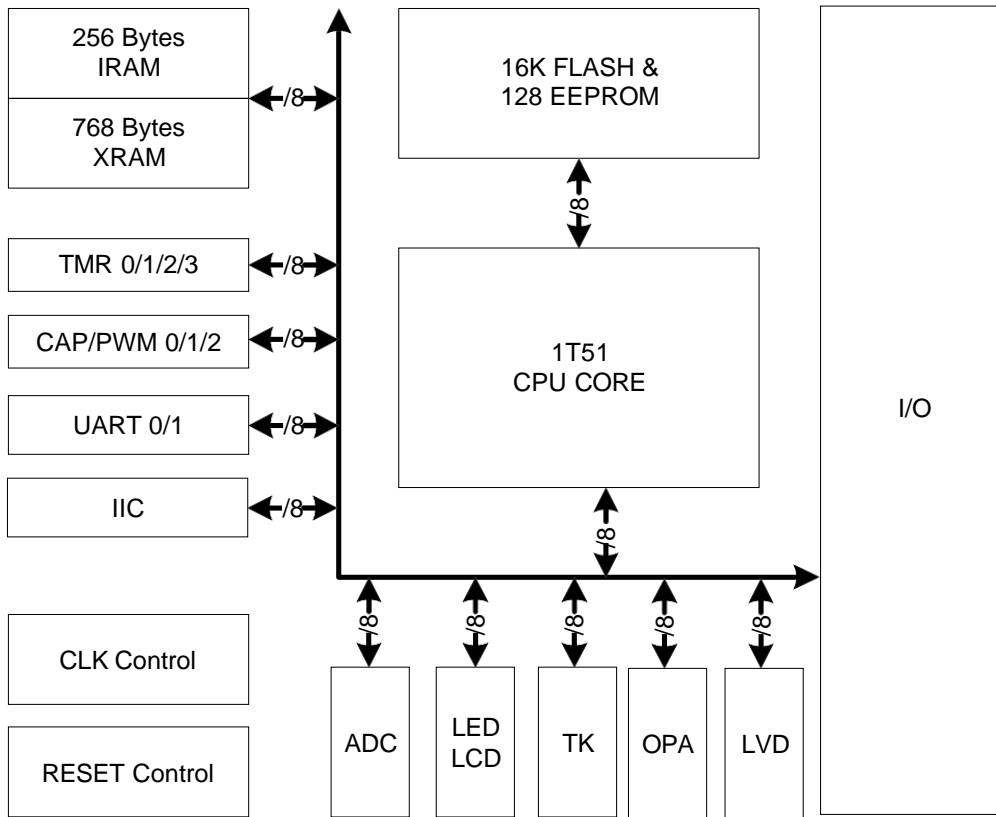
注：COM0~COM7 和 SEG0~SEG15 的输出电流可调整，详情请查看 I/O 端口描述，P0_IOL_CL，P0_IOL_CH 设置 COM0~COM7 灌电流，P1_IOH_CL，P1_IOH_CH，P2_IOH_CL，P2_IOH_CH 设置 SEG0~SEG15 的拉电流。

2.3 管脚复用功能说明

符号	类型	描述	备注
Pn0~Pn7	IO	8 位双向 IO 端口	支持上下拉电阻，支持中断唤醒
PWMn0、PWMn1	O	PWM 输出端口	支持同相或互补输出
TON(TO0~TO3)	O	TIMER 比较输出	比较输出
TnG(T1G~T3G)	I	TIMER 计数门控管脚	
TINn(TIN0~TIN3)	I	TIMER 外部时钟输入	
CAPn(CAP0~CAP2)	I	捕捉模式下为捕捉输入 PWM 模式下为 PWM 暂停输入	
CAPnA	I	捕捉模式下为捕捉输入 PWM 模式下为 PWM 暂停输入	P04 和 P15 P26 P32 四管脚支持 PWM 全暂停
TXn	O	UART 发送端口	
RXn	I	UART 接收端口	
SCL	I	IIC 时钟线	
SDA	IO	IIC 数据线	
COM0~ COM7	O	LED COM 驱动端口	
SEG0~SEG11	O	LED SEG 驱动端口	
ACPO	O	比较器输出	
CLKO	O	系统时钟输出	
EINT0n	I	外部中断输入端口	支持睡眠唤醒
EINT1n	I	外部中断输入端口	支持睡眠唤醒
SWE	IO	单线仿真烧录端口	
RSTN	I	外部复位输入端口	输入低电平复位
ACPP0 ACPP1 ACPN	A	模拟比较器正端和负端	
COM0~ COM7	A	LCD COM 驱动端口	
SEG0~SEG15	A	LCD SEG 驱动端口	
AN0~AN18	A	ADC 模拟检测端口	
ADVP	A	ADC 外部正端参考电压输入	
TK0~TK24 , TKCX	A	触摸按键和触摸充电电容	
LVDIN	A	LVD 模拟检测端口	比较电压 0.5V
XOSCI	A	外部振荡器输入	
XOSCO	A	外部振荡器输出	

图表 4 端口描述表

3 功能框图



图表 5 功能框图

4 电气特性

4.1 极限参数

存储温度 T_{STG}	-55°C ~ 125°C
供电极限电压 $V_{DD}-V_{SS}$	-0.3V ~ 6.5V
输入极限电压 V_{IN}	$V_{SS}-0.3V \sim V_{DD}+0.3V$
VDD 最大承载电流 I_{VDD}	100mA
VSS 最大承载电流 I_{VSS}	100mA

4.2 工作条件

符号	描述	最小值	最大值	单位
F_{SYS_CLK}	3.0~5.5V 系统工作频率	—	16M	Hz
	2.5~5.5V 系统工作频率	—	8M	Hz
	1.8~5.5V 系统工作频率	—	2M	Hz
VDD	工作电压	1.8	5.5	V
T_A	工作温度	-40	85	°C
t_{VDD}	VDD 上电斜率			us/V

4.3 DC 特性

* 以下参数均为设计值,

典型值测试基本条件： $T_A=25^{\circ}C$ ， $V_{DD}=3V$ 电流测试时 I/O 输出无负载，I/O 输入不浮空

符号	描述	最小值	典型值	最大值	单位	条件
VDD	供电电压	1.8	—	5.5	V	—
I_{DDH}	高速工作电流	—	5	—	mA	$F_{SYS_CLK}=16MHz @5V$
I_{DDM}	中频工作电流	—	3	—	mA	$F_{SYS_CLK}=8MHz @5V$
I_{DDL}	低速工作电流	—	15	25	uA	$F_{SYS_CLK}=16KHz$
I_{DDS}	待机电流	—	1	10	uA	进入 PD 模式，所有功能关闭
V_{IL}	输入低电压	0	—	1.0	V	I/O 均为 SCHMITT 输入特性
V_{IH}	输入高电压	1.8	—	VDD	V	I/O 均为 SCHMITT 输入特性
I_{LK}	输入漏电流	—	—	± 1	uA	内部上/下拉电阻关闭
V_{OL}	输出低电压	$V_{SS}+0.7$	—	—	V	$I_{OL}=15mA$
V_{OL}^*	大电流口输出低电压	—	—	$V_{SS}+1.0$	V	$I_{OL}=80mA$
V_{OH}	输出高电压	—	—	$V_{DD}-0.7$	V	$I_{OH}=15mA$
R_{PU}	内部上拉电阻	—	30K	—	Ω	—
R_{PD}	内部下拉电阻	—	30K	—	Ω	—

4.4 存储器特性

存储	操作	最小值	最大值	单位	条件
FLASH	编程次数	1000	—	—	—
	数据保持时间	10	—	year	85°C
	编程时间	—	0.7	ms	4.5~5.5V
EEPROM	编程次数	10K	—	—	—
	数据保持时间	10	—	year	85°C
	编程时间	—	1.5	ms	2.5~5.5V
SRAM	最低数据保持电压	0.6	—	V	—

目录

1	产品特性	1
2	管脚配置	2
2.1	管脚顶视图.....	2
2.2	管脚复用表.....	3
2.3	管脚复用功能说明	6
3	功能框图	7
4	电气特性	8
4.1	极限参数.....	8
4.2	工作条件.....	8
4.3	DC 特性	8
4.4	存储器特性.....	9
5	内核	15
5.1	描述	15
5.2	内核寄存器.....	15
6	存储	17
6.1	程序寻址空间映射	17
6.2	FLASH+EEPROM 存储器	17
6.3	用户配置信息	18
6.4	IAP 操作	21
6.5	数据寻址空间	24
6.6	SFR 映射	25
7	复位	32
7.1	描述	32
7.2	复位寄存器.....	33
8	时钟	34
8.1	描述	34
8.2	最大工作频率说明	35
8.3	时钟寄存器.....	35
9	低功耗	38
9.1	描述	38
9.2	低功耗寄存器	38
10	看门狗定时器 WDT	39
10.1	描述	39
10.2	WDT 寄存器	39

11	中断	- 40 -
11.1	中断向量.....	- 40 -
11.2	中断优先级.....	- 41 -
11.3	中断寄存器.....	- 41 -
11.4	外部端口中断 EINT	- 42 -
11.5	定时器 TMR 中断.....	- 44 -
11.6	边沿捕捉器 CAP 中断.....	- 44 -
11.7	脉宽调制器 PWM 中断	- 45 -
11.8	异步收发器 UART 中断	- 46 -
11.9	IIC 总线控制器中断	- 47 -
11.10	模拟模块中断.....	- 48 -
12	I/O 端口	- 50 -
12.1	描述	- 50 -
12.2	I/O 寄存器.....	- 50 -
12.1	I/O 功能复用功能寄存器.....	- 54 -
13	8 位定时器 TMR0	- 57 -
13.1	描述	- 57 -
13.2	TMR0 寄存器	- 57 -
14	8 位定时器 TMR1 (支持级联 TMR0)	- 58 -
14.1	描述	- 58 -
14.2	TMR1 寄存器	- 58 -
15	8 位定时器/计数器 TMR2	- 59 -
15.1	描述	- 59 -
16	16 位定时/计数器 TMR3/TMR4	- 60 -
16.1	描述	- 60 -
16.2	TMR 寄存器	- 62 -
17	边沿捕捉器 CAP	- 64 -
17.1	CAP 寄存器	- 66 -
18	脉宽调制器 PWM	- 67 -
18.1	描述	- 67 -
18.2	PWM 寄存器	- 69 -
19	IIC 总线控制器	- 71 -
19.1	描述	- 71 -
19.2	IIC 寄存器.....	- 74 -
20	异步收发器 UART0/UART1	- 77 -

20.1	描述	- 77 -
20.2	UART 寄存器	- 79 -
21	模数转换器 ADC.....	- 81 -
21.1	描述	- 81 -
21.2	ADC 寄存器.....	- 82 -
22	运放 AMP	- 84 -
22.1	描述	- 84 -
22.1	AMP 寄存器	- 84 -
23	触控按键控制器 TK	- 86 -
23.1	描述.....	- 86 -
23.2	TK 功能框图	- 86 -
23.3	TK 寄存器.....	- 87 -
24	内部参考电压 VREF	- 89 -
24.1	描述	- 89 -
24.2	VREF 寄存器.....	- 89 -
25	LED/LCD 驱动	- 90 -
25.1	LED 驱动描述	- 90 -
25.2	LED 寄存器	- 91 -
25.1	LED SRAM 映射	- 92 -
25.2	LCD 驱动描述	- 94 -
25.3	LCD 寄存器	- 95 -
25.4	LCD SRAM 映射	- 98 -
26	低电压检测 LVD	- 100 -
26.1	描述	- 100 -
26.2	LVD 寄存器	- 100 -
27	指令集.....	- 101 -
27.1	算术运算指令	- 101 -
27.2	逻辑操作指令	- 102 -
27.3	数据传送指令	- 103 -
27.4	位操作指令.....	- 104 -
27.5	程序转移指令	- 104 -
28	封装信息.....	- 105 -

图表目录

图表 1 QFN32 封装顶视图	- 2 -
图表 2 端口逻辑功能复用表	- 4 -
图表 3 端口模拟功能复用表	- 5 -
图表 4 端口描述表	- 6 -
图表 5 功能框图.....	- 7 -
图表 6 程序存储空间映射图	- 17 -
图表 7 INFO FLASH 映射图.....	- 18 -
图表 8 IAP 操作流程图中	- 21 -
图表 9 数据寻址空间映射图	- 24 -
图表 10 系统时钟源功能框图	- 34 -
图表 11 外部振荡器 XOSC 连接示意图.....	- 34 -
图表 12 中断向量表	- 40 -
图表 13 I/O 功能框图.....	- 50 -
图表 14 TMR0 功能框图	- 57 -
图表 15 TMR1 功能框图	- 58 -
图表 16 TMR2 功能框图	- 59 -
图表 17 TMR3 功能框图	- 60 -
图表 18 TMR4 功能框图	- 60 -
图表 19 TMR 操作流程图中.....	- 61 -
图表 20 捕捉清零模式示例波形图.....	- 64 -
图表 21 捕捉累加模式示例波形图.....	- 64 -
图表 22 CAP 操作流程图中.....	- 65 -
图表 23 PWM 边沿对齐工作示例波形图	- 67 -

图表 24 PWM 中心对齐工作示例波形图	- 68 -
图表 25 PWM 操作流程图中.....	- 68 -
图表 26 IIC 通信等待波形示意图	- 71 -
图表 27 IIC 主控通讯流程图.....	- 72 -
图表 28 IIC 从机通讯流程图.....	- 73 -
图表 29 UART 发送操作流程图中	- 77 -
图表 30 UART 接收操作流程图中	- 78 -
图表 31 ADC 操作流程图中.....	- 81 -
图表 32 运放框图.....	- 84 -
图表 33 TK 功能框图.....	- 86 -
图表 34 LED 驱动波形示意图.....	- 90 -
图表 35 LCD 驱动波形示意图.....	- 94 -

5 内核

5.1 描述

芯片采用 1T51 架构 8 位 CPU 内核，兼容标准 8051 指令集。

5.2 内核寄存器

ACC 累加器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
A<7:0>							

Bit7-0 A<7:0> : 累加器

B B 寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
B<7:0>							

Bit7-0 B<7:0> : B 寄存器

SP 堆栈指针

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
SP<7:0>							

Bit7-0 SP<7:0> : 堆栈指针

DPL 数据指针低 8 位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
DPTR<7:0>							

Bit7-0 DPTR<7:0> : 数据指针低 8 位

DPH 数据指针高 8 位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
DPTR<15:8>							

Bit7-0 DPTR<15:8> : 数据指针高 8 位

PSW 状态寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	RW-00		RW-0	—	RW-0
CY	AC	F0	RS<1:0>		OV	—	P

Bit7 CY : 进位标志位

1 : 算数或逻辑运算无进/借位

0 : 算数或逻辑运算有进/借位

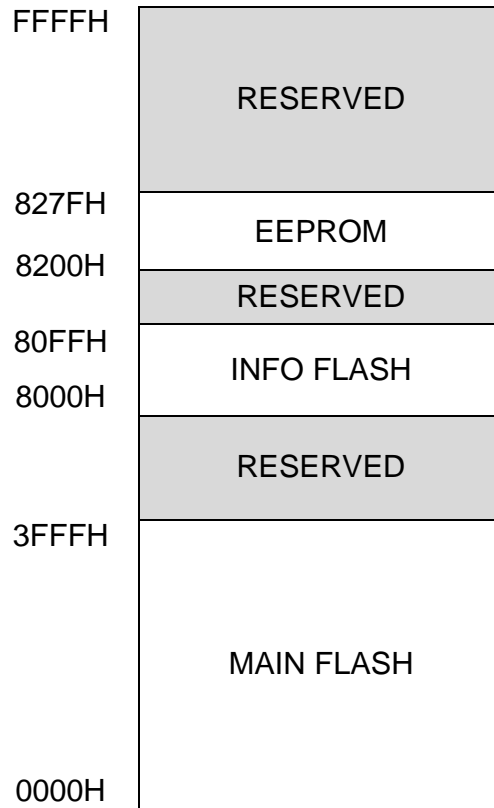
Bit6 AC : 辅助进位标志位 (用于 BCD 操作)

	1 : 算数或逻辑运算无辅助进/借位
	0 : 算数或逻辑运算有辅助进/借位
Bit5	F0 : 用户自定义标志位 0
Bit4-3	RS<1:0> : 工作寄存器 R0-R7 bank 选择位
	11 : bank3 (18H~1FH)
	10 : bank2 (10H~17H)
	01 : bank1 (08H~0FH)
	00 : bank0 (00H~07H)
Bit2	OV : 溢出标志位
	1 : 有符号数运算无溢出
	0 : 有符号数运算有溢出
Bit1	保留
Bit0	P : 奇偶标志位
	1 : 累加器中“1”的个数为奇数
	0 : 累加器中“1”的个数为偶数

6 存储

芯片存储采用 Harvard 架构，即程序寻址空间与数据寻址空间独立。

6.1 程序寻址空间映射



图表 6 程序存储空间映射图

6.2 FLASH+EEPROM 存储器

数据区 EEPROM

芯片内置 128 字节 EEPROM 存储器用于存储数据。

EEPROM 支持以下操作：

- MOV C 指令读取
- 应用中自编程 IAP 操作
- 烧录器编程 ISP 操作

信息区 INFO FLASH

芯片内置 INFO FLASH 存储器用于存储用户 ID 和用户配置选项。

INFO FLASH 支持以下操作：

- MOV C 指令读取
- 烧录器编程 ISP 操作

程序区 MAIN FLASH

芯片内置 16K 字节 MAIN FLASH 存储器用于存储程序代码。

MAIN FLASH 支持以下操作：

- 程序取指
- MOVC 指令读取（操作权限受 **CFG_WD3.IAP_PRn**限制）
- 应用中自编程 IAP 操作（操作权限受 **CFG_WD3.IAP_PRn**限制）
- 烧录器编程 ISP 操作（支持硬件代码加密）

6.3 用户配置信息

80FFH	reserved
801DH	UID_07

8016H	UID_00
	reserved
800DH	CFG_WD3
	reserved
8009H	CFG_WD2
	reserved
8005H	CFG_WD1
	reserved
8001H	CFG_WD0
	reserved

图表 7 INFO FLASH 映射图

用户 ID 和用户配置选项存储于 INFO FLASH。INFO FLASH 通过用户在烧录器界面配置烧录。

用户 ID

用户 ID 共 8 字节 **UID_00~UID07**，映射于程序程序存储空间 8016H~801DH。用户 ID 存储的信息由用户自行定义。

用户配置选项 CFG_WDn

用户配置选项共 4 字节 **CFG_WD0~CFG_WD3**。

CFG_WD0 配置字 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCS<1:0>		PWRC<1:0>		WDT_EN	BOR_EN	BORS<1:0>	

- Bit7-6 **OSCS<1:0>** : 系统时钟选择位
 11 : 上电默认选择 HRC , 软件可配置
 10 : 固定选择 HRC
 01 : 固定选择 XOSC
 00 : 保留
- Bit5-4 **PWRC<1:0>** : 上电延时选择位
 11 : 约 128ms
 10 : 约 64ms
 01 : 约 16ms
 00 : 无上电延时
- Bit3 **WDT_EN** : WDT 使能位
 1 : 使能
 0 : 关闭
- Bit2 **BOR_EN** : BOR 使能位
 1 : 使能
 0 : 关闭
- Bit1-0 **BORS<1:0>** : BOR 复位电压选择位
 11 : 4.2V 10 : 3.8V
 01 : 2.8V 00 : 1.6V

CFG_WD1 配置字 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
XOSC_MD<7:0>							

- Bit7-0 **XOSC_MD<7:0>** : XOSC 工作模式选择位
 HS 模式 : 1011_1111 (外接 16MHz 晶振推荐值)
 LP 模式 : 0010_0000 (外接 32K 晶振推荐值)

CFG_WD2 配置字 2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DBG_N	—	RSTN_EN	—	POR_FLTS<1:0>		BOR_FLTS<1:0>	

- Bit7 **DBG_N** : 调试模式使能位
 1 : 正常工作模式
 0 : 使能调试模式
- Bit6 **保留**
- Bit5 **RSTN_EN** : RSTN 复用功能使能位
 1 : P30 用作 RSTN 复用功能
 0 : P30 用作 I/O 功能
- Bit4 **保留**
- Bit3-2 **POR_FLTS<1:0>** : POR 滤波时间选择位

11 : 约 200us 10 : 约 150us
 01 : 约 100us 00 : 无滤波
Bit1-0 BOR_FLTS<1:0> : BOR 滤波时间选择位
 11 : 约 200us 10 : 约 150us
 01 : 约 100us 00 : 无滤波

CFG_WD3 配置字 3

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAP_PR3<1:0>		IAP_PR2<1:0>		IAP_PR1<1:0>		IAP_PRO<1:0>	

Bit7-6 IAP_PR3<1:0> : MAIN FLASH 地址 3000H~3FFFH 操作权限配置位
 11 : IAP 擦写允许, MOVC 指令读取允许
 10 : IAP 擦写禁止, MOVC 指令读取允许
 0x : IAP 擦写禁止, MOVC 指令读取禁止
Bit5-4 IAP_PR2<1:0> : MAIN FLASH 地址 2000H~2FFFH 操作权限配置位
 11 : IAP 擦写允许, MOVC 指令读取允许
 10 : IAP 擦写禁止, MOVC 指令读取允许
 0x : IAP 擦写禁止, MOVC 指令读取禁止
Bit3-2 IAP_PR1<1:0> : MAIN FLASH 地址 1000H~1FFFH 操作权限配置位
 11 : IAP 擦写允许, MOVC 指令读取允许
 10 : IAP 擦写禁止, MOVC 指令读取允许
 0x : IAP 擦写禁止, MOVC 指令读取禁止
Bit1-0 IAP_PRO<1:0> : MAIN FLASH 地址 0000H~0FFFH 操作权限配置位
 11 : IAP 擦写允许, MOVC 指令读取允许
 10 : IAP 擦写禁止, MOVC 指令读取允许
 0x : IAP 擦写禁止, MOVC 指令读取禁止

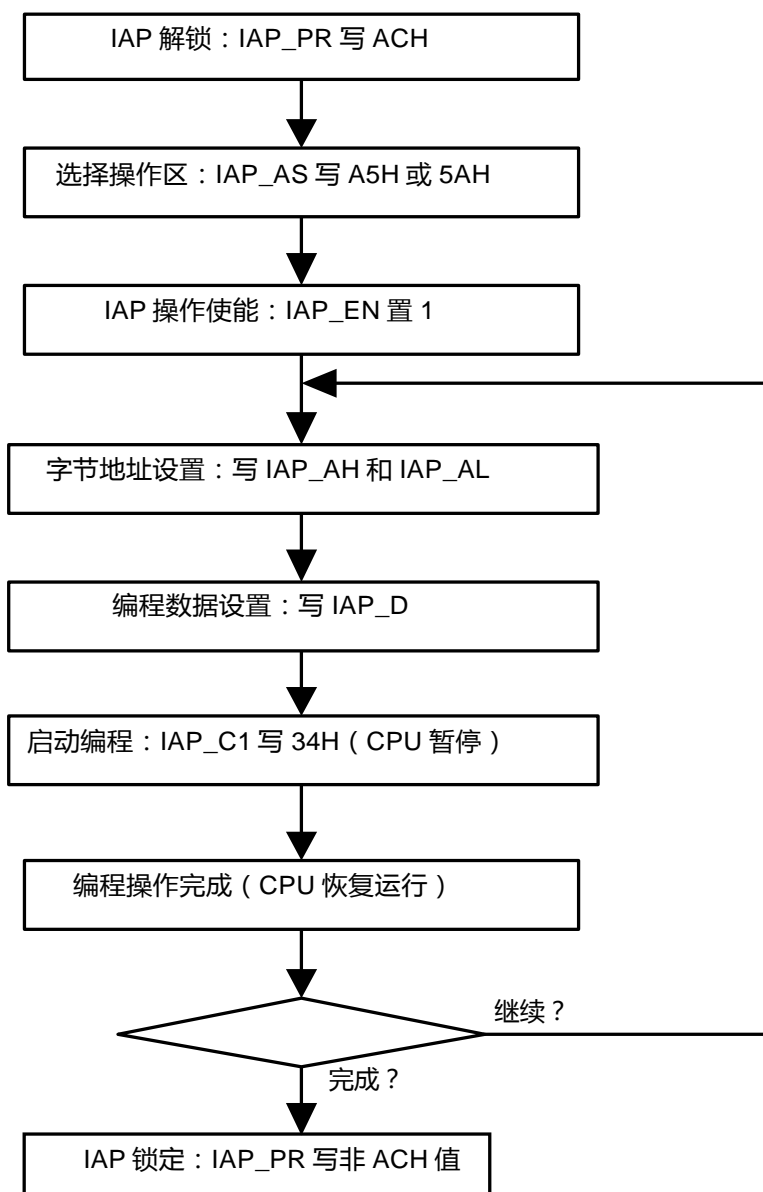
6.4 IAP 操作

MAIN FLASH 和 EEPROM 都支持应用中自编程 IAP 操作。地址由 **IAP_AH**、**IAP_AL** 指定,支持字节改写,无需擦除操作。

IAP 操作包括字节编程,读取校验通过 MOV_C 指令完成 (MOV_C 读取 EEPROM 仅支持 4M 速度读出)。如果主程序运行快于 4M 时,使用寄存器操作读出 EEPROM 数据,地址由 **IAP_AH** 和 **IAP_AL** 指定,编程操作启动时,CPU 自动进入暂停运行状态,直到编程操作完成,CPU 才恢复运行。在此过程中,外设保持当前运行状态,产生的中断请求会置位相应中断标志,但不响应中断服务程序。编程操作完成后,恢复对中断的正常响应。

需注意的是 MAIN FLASH 编程时间为 0.7ms, EEPROM 编程时间为 1.5ms。

IAP 操作流程



图表 8 IAP 操作流程

IAP 寄存器

为保护 MAIN FLASH 存储器不被异常的程序执行误改动，用户可通过 **CFG_WD3** 分区设置 IAP 操作权限，同时所有 IAP 寄存器默认是锁定状态。如果要对 IAP 寄存器进行写操作，必须通过 **IAP_PR** 寄存器进行解锁。

IAP_PR IAP 解锁寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IAP_PR<7:0>							

Bit7-0 **IAP_PR<7:0>** : IAP 操作解锁字
 W : 写入 ACH 解锁，写入其他值锁定
 R : 锁定状态读数为 00H，解锁状态读数为 01H

IAP_AS IAP 区域选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IAP_AS<7:0>							

Bit7-0 **IAP_AS<7:0>** : IAP 区域选择字
 W : 写入 A5H 选择程序区 MAIN FLASH，写入 5AH 选择数据区 EEPROM R : 选择程序区读数为 00H，选择数据区读数为 01H

IAP_AL IAP 地址寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IAP_A<7:0>							

Bit7-0 **IAP_A<7:0>** : IAP 操作地址低 8 位

IAP_AH IAP 地址寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IAP_A<15:8>							

Bit7-0 **IAP_A<15:8>** : IAP 操作地址高 8 位

IAP_D IAP 数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IAP_D<7:0>							

Bit7-0 **IAP_D<7:0>** : IAP 操作数据
 W : 为写入数据
 R : 执行完 IAP 读操作后，存放读出数据

IAP_C0 IAP 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	—	—	RW-0
—	—	—	—	—	—	—	IAP_EN

Bit7-1 保留

 Bit0 **IAP_EN** : IAP 使能位

1 : 使能

0 : 关闭

IAP_C1 IAP 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
W-0000_0000							
IAP_OPS<7:0>							

 Bit7-0 **IAP_OPS<7:0>** : IAP 操作触发字

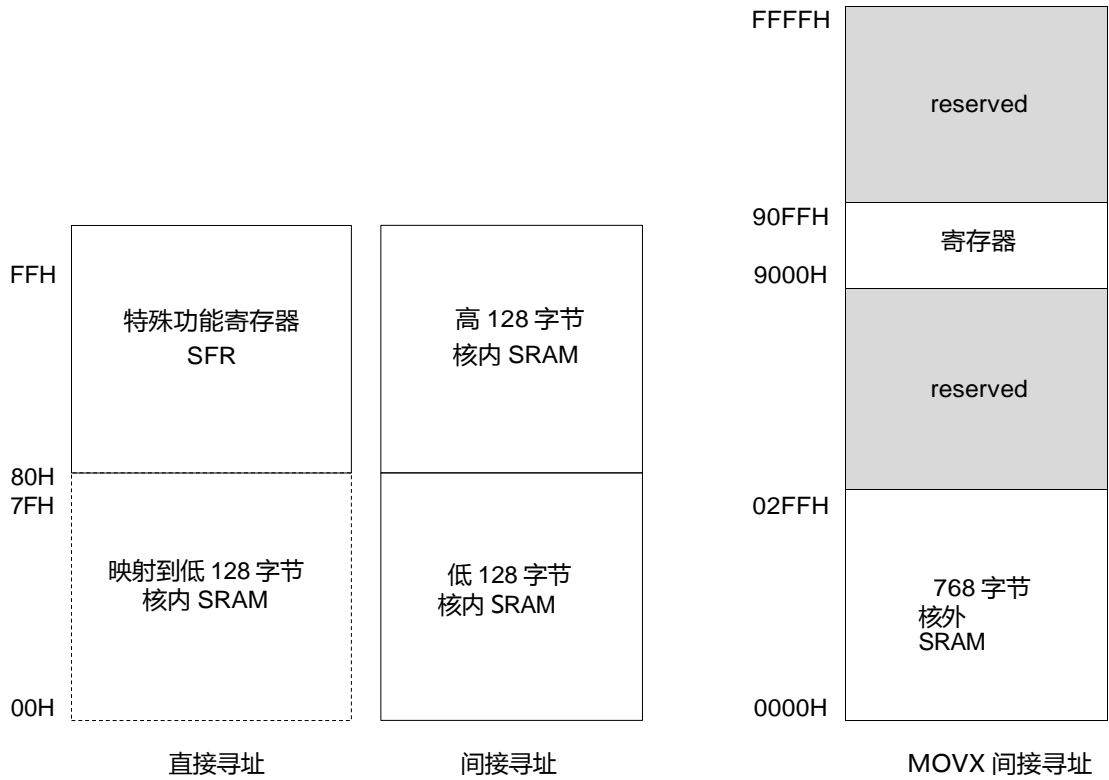
写 12H : 触发 IAP 读 (时钟快于 4M , 读取 EEPROM 用该模式 , 读出数据在 IAP_D)

写 34H : 触发 IAP 编程

写其他值 : 无操作

6.5 数据寻址空间

数据寻址空间映射



图表 9 数据寻址空间映射图

6.6 SFR 映射

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
ACC	E0H	A<7:0>								
B	F0H	B<7:0>								
SP	81H	SP<7:0>								
DPL	82H	DPTR<7:0>								
DPH	83H	DPTR<15:8>								
PSW	D0H	CY	AC	F0	RS<1:0>		OV	—	P	
PCON	87H	PCON_PR<3:0>				—	—	IDLE	SLEEP	
RST_FLAG	B7H	—	—	—	ROM_OV	RSTN_F	SRST_F	WDTR_F	POR_F	
INTn_IE	E8H	GIE	INT_IE<6:0>							
INTn_IF	88H	—	INT_IF<6:0>							
INTn_IP	F8H	—	INT_IP<6:0>							
WDT_C	84H	—	—	WDT_PD	WDT_CKS	WDT_CY<3:0>				
WDT_OP	85H	WDT_OP								
HRC_TRML	89H	HRC_TRM<7:0>								
HRC_TRMH	8AH	HRC_PR<3:0>				—	—	HRC_TRM<9:8>		
PORT_C0	86H	—	—	—	—	PT_RDS<1:0>		—	—	
P0_OE	8BH	P0_OE<7:0>								
P1_OE	8CH	P1_OE<7:0>								
P2_OE	8DH	P2_OE<7:0>								
P3_OE	8EH	—	—	P3_OE<5:0>						
P0_DAT	80H	P0_DAT <7:0>								
P1_DAT	90H	P1_DAT <7:0>								
P2_DAT	A0H	P2_DAT <7:0>								
P3_DAT	B0H	—	—	P3_DAT <5:0>						
P0_IE	9100H	P0_IE<7:0>								
P1_IE	9101H	P1_IE<7:0>								
P2_IE	9102H	P2_IE<7:0>								
P3_IE	9103H	—	—	P3_IE<5:0>						
P0_PUE	9108H	P0_PUE<7:0>								
P1_PUE	9109H	P1_PUE<7:0>								

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
P2_PUE	910AH	P2_PUE<7:0>								
P3_PUE	910BH	—	—	P3_PUE<5:0>						
P0_PDE	9110H	P0_PDE<7:0>								
P1_PDE	9111H	P1_PDE<7:0>								
P2_PDE	9112H	P2_PDE<7:0>								
P3_PDE	9113H	—	—	P3_PDE<5:0>						
P0_ODE	9118H	P0_ODE<7:0>								
P1_ODE	9119H	P1_ODE<7:0>								
P2_ODE	911AH	P2_ODE<7:0>								
P3_ODE	911BH	—	—	P3_ODE<5:0>						
P0_SMITE	9120H	P0_SMITE<7:0>								
P1_SMITE	9121H	P1_SMITE<7:0>								
P2_SMITE	9122H	P2_SMITE<7:0>								
P3_SMITE	9123H	—	—	P3_SMITE<5:0>						
P0_FUN0	9130H	P01_FUN			P00_FUN					
P0_FUN1	9131H	P03_FUN			P02_FUN					
P0_FUN2	9132H	P05_FUN			P04_FUN					
P0_FUN3	9133H	P07_FUN			P06_FUN					
P1_FUN0	9134H	P11_FUN			P10_FUN					
P1_FUN1	9135H	P13_FUN			P12_FUN					
P1_FUN2	9136H	P15_FUN			P14_FUN					
P1_FUN3	9137H	P17_FUN			P16_FUN					
P2_FUN0	9138H	P21_FUN			P20_FUN					
P2_FUN1	9139H	P23_FUN			P22_FUN					
P2_FUN2	913AH	P25_FUN			P24_FUN					
P2_FUN3	913BH	P27_FUN			P26_FUN					
P3_FUN0	913CH	P31_FUN			P30_FUN					
P3_FUN1	913DH	P33_FUN			P31_FUN					
P3_FUN2	913EH	P35_FUN			P34_FUN					
P3_FUN3	913FH	P37_FUN			P36_FUN					
P0_IOL_CL	9150H	P03_IOL		P02_IOL		P01_IOL		P00_IOL		
P0_IOL_CH	9151H	P07_IOL		P06_IOL		P05_IOL		P04_IOL		
P1_IOL_CL	9152H	P13_IOL		P12_IOL		P11_IOL		P10_IOL		
P1_IOL_CH	9153H	P17_IOL		P16_IOL		P15_IOL		P14_IOL		

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
P0_IOH_CL	9160H	P03_IOH		P02_IOH		P01_IOH		P00_IOH	
P0_IOH_CH	9161H	P07_IOH		P06_IOH		P05_IOH		P04_IOH	
P1_IOH_CL	9162H	P13_IOH		P12_IOH		P11_IOH		P10_IOH	
P1_IOH_CH	9163H	P17_IOH		P16_IOH		P15_IOH		P14_IOH	
P2_IOH_CL	9164H	P23_IOH		P22_IOH		P21_IOH		P20_IOH	
P2_IOH_CH	9165H	P27_IOH		P26_IOH		P25_IOH		P24_IOH	
EINT0n_IF	98H	EINT0_IF<7:0>							
EINT1n_IF	D8H	EINT1_IF<7:0>							
EINT0n_IE	9180H	EINT0_IE<7:0>							
EINT1n_IE	9181H	EINT1_IE<7:0>							
EINT0_MD	9182H	EINT0_M <7:0>							
EINT1_MD	9183H	EINT1_M <7:0>							
EINT0_SRC	9184H	EINT0_SRC<7:0>							
EINT1_SRC	9185H	EINT1_SRC<7:0>							
COM0	8FH	LED_EN	—	LED_MODE	—	—	—	—	—
COM0		—	LCD_EN	—	ELCC	VOL			
COM1	91H	MAP_S	LED_GS<2:0>			COMKS<1:0>		LED_DS<1:0>	
COM1		MAP_S	—	—	—	COMKS<1:0>		—	—
COM2	96H	—	FC_SET<2:0>			—	BIAS_S	LCD_RS	
COM_D	92H	COM_D<7:0>							
COM_EN	93H	COM_EN<7:0>							
TMRn_IE	9DH	—	—	—	TMR4_IE	TMR3_IE	TMR2_IE	TMR1_IE	TMR0_IE
TMRn_IF	A8H	—	—	—	TMR4_IF	TMR3_IF	TMR2_IF	TMR1_IF	TMR0_IF
PWMn_IE	9EH	—	STP2_IE	STP1_IE	STP0_IE	—	PWM2_IE	PWM1_IE	PWM0_IE
PWMn_IF	C8H	—	STP2_IF	STP1_IF	STP0_IF	—	PWM2_IF	PWM1_IF	PWM0_IF
CAPn_IE	9EH	—	—	—	—	—	CAP2_IE	CAP1_IE	CAP0_IE
CAPn_IF	C8H	—	—	—	—	—	CAP2_IF	CAP1_IF	CAP0_IF
UARTn_IE	9FH	—	—	—	—	TX1_IE	RX1_IE	TX0_IE	RX0_IE
IIC0_IE		—	—	—	IIC0_IE	—	—	—	—
UARTn_IF	B8H	—	—	—	—	TX1_IF	RX1_IF	TX0_IF	RX0_IF
IIC0_IF		—	—	—	IIC0_IF	—	—	—	—
AN_IE	A1H	—	—	COM_IE	LED/LCD_IE	—	LVD_IE	TK_IE	ADC_IE
AN_IF	C0H	—	—	COM_IF	LED/LCD_IF	—	LVD_IF	TK_IF	ADC_IF
TMR0_C0	A2H	TMRO_EN	TMRO_PRE	—	—	TMRO_PST<3:0>			

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
TMR0L	A4H	TMR0<7:0>							
TMR0_CYL	A6H	TMR0_CY<7:0>							
TMR1_C0	A9H	TMR1_EN	TMR1_PRE	TMR1_LINK			TMR1_PST<3:0>		
TMR1L	AAH	TMR1<7:0>							
TMR1_CYL	ACH	TMR1_CY<7:0>							
TMR2_C0	A5H	TMR2_EN	TMR2_PRE	TMR2_CKS<1:0>			TMR2_PST<3:0>		
TMR2L	A7H	TMR2<7:0>							
TMR2_CYL	ABH	TMR2_CY<7:0>							
TMR3_C0	AEH	TMR3_EN	TMR3_PRE	TMR3_CKS<1:0>			TMR3_PST<3:0>		
TMR3_C1	A3H	—	—	TMR3_GS	TMR3_GE	—	—	—	—
TMR3L	B1H	TMR3<7:0>							
TMR3H	B2H	TMR3<15:8>							
TMR3_CYL	B3H	TMR3_CY<7:0>							
TMR3_CYH	B4H	TMR3_CY<15:8>							
TMR4_C0	AFH	TMR4_EN	TMR4_PRE	TMR4_CKS<1:0>			TMR4_PST<3:0>		
TMR4_C1	A3H	TMR4_GS	TMR4_GE	—	—	—	—	—	—
TMR4L	B5H	TMR4<7:0>							
TMR4H	B6H	TMR4<15:8>							
TMR4_CYL	B9H	TMR4_CY<7:0>							
TMR4_CYH	BAH	TMR4_CY<15:8>							
ZCP_C0	97H	FLT_EN	TR_SET	FLT_CNT<5:0>					
PWM0_C	BBH	PWM0_SPS<1:0>		—	—	PWM0_TBS<1:0>		PWM0_MOD<1:0>	
PWM0_OC	BCH	—	PWMn_REX			PWMn1_T	PWMn0_T	PWMn1_P	PWMn0_P
PWM0_R0L	BDH	PWM0_R0<7:0>							
PWM0_R0H	BEH	PWM0_R0<15:8>							
PWM0_R1L	C1H	PWM0_R1<7:0>							
PWM0_R1H	C2H	PWM0_R1<15:8>							
PWM0_DL	BFH	PWM0_DL<7:0>							
PWM1_C	C3H	PWM1_SPS<1:0>		—		PWM1_TBS<1:0>		PWM1_MOD<1:0>	
PWM1_OC	C4H	—	PWMn_REX			PWMn1_T	PWMn0_T	PWMn1_P	PWMn0_P
PWM1_R0L	C5H	PWM1_R0<7:0>							
PWM1_R0H	C6H	PWM1_R0<15:8>							
PWM1_R1L	C9H	PWM1_R1<7:0>							
PWM1_R1H	CAH	PWM1_R1<15:8>							

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
PWM1_DL	C7H	PWM1_DL<7:0>							
PWM2_C	CBH	PWM2_SPS<1:0>		—		PWM2_TBS<1:0>		PWM2_MOD<1:0>	
PWM2_OC	CCH	—		PWMn_REX		PWMn1_T	PWMn0_T	PWMn1_P	PWMn0_P
PWM2_R0L	CDH	PWM2_R0<7:0>							
PWM2_R0H	CEH	PWM2_R0<15:8>							
PWM2_R1L	D1H	PWM1_R1<7:0>							
PWM2_R1H	D2H	PWM2_R1<15:8>							
PWM2_DL	CFH	PWM2_DL<7:0>							
CAP0_C	BBH	CAP0_EGS<1:0>		CAP0_CNT<1:0>		CAP0_TBS<1:0>		CAP0_MD<1:0>	
CAP0_DL	BDH	CAP0_D<7:0>							
CAP0_DH	BEH	CAP0_D<15:8>							
CAP1_C	C3H	CAP1_EGS<1:0>		CAP1_CNT<1:0>		CAP1_TBS<1:0>		CAP1_MD<1:0>	
CAP1_DL	C5H	CAP1_D<7:0>							
CAP1_DH	C6H	CAP1_D<15:8>							
CAP2_C	CBH	CAP2_EGS<1:0>		CAP2_CNT<1:0>		CAP2_TBS<1:0>		CAP2_MD<1:0>	
CAP2_DL	CDH	CAP2_D<7:0>							
CAP2_DH	CEH	CAP2_D<15:8>							
UART0_BRL	D3H	UART_BRR<7:0>							
UART0_BRH	D4H	UART_BRR<15:8>							
UART0_RXC	D5H	FERR	OERR	PERR	RX9D	PARS	BRFX	RXEN<1:0>	
UART0_RXB	D6H	RXB<7:0>							
UART0_TXC	D7H	TXST	TXBF	TX9S<1:0>		STPS	TXDM	TXEN<1:0>	
UART0_TXB	D9H	TXB<7:0>							
UART1_BRL	FAH	UART_BRR<7:0>							
UART1_BRH	FBH	UART_BRR<15:8>							
UART1_RXC	FCH	FERR	OERR	PERR	RX9D	PARS	BRFX	RXEN<1:0>	
UART1_RXB	FDH	RXB<7:0>							
UART1_TXC	FEH	TXST	TXBF	TX9S<1:0>		STPS	TXDM	TXEN<1:0>	
UART1_TXB	FFH	TXB<7:0>							
IIC0_C0	DAH	IIC_SMPF<3:0>				IIC_IM	WTEN	IIC_MD	IIC_EN
IIC0_C1	DBH	—		—		MTAI_MK	STOP	WAIT	ACK
IIC0_STA	DCH	SLV_ADF	SLV_RWF	STOP_F	START_F	ACK_F	BUF_ST	OVT_F	BFOV_F
IIC0_ADDR	DDH	IIC_ADDR<6:0>							
IIC0_BRR		IIC_BRR<6:0>							

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
IIC0_DATA	DEH	IIC_DATA								
ADC_C0	E1H	ADC_EN	S_TRG	—	CH_SEL<4:0>					
ADC_C1	E2H	VREFP_S<3:0>				—	ADC_DM	ADC_CKS<1:0>		
ADC_C2	E3H	TRG_S<1:0>		ADC_CNT<1:0>		—	SMP_T<2:0>			
ADC_DL	E4H	ADC_D								
ADC_DH	E5H	ADC_D								
ADC_TG_R0L	99H	ADC_TG_R0<7:0>								
ADC_TG_R0H	9AH	ADC_TG_R0<15:8>								
TK_C0	EAH	TK_EN	TK_VTKS	—	—	TK_OV	TK_ERR	—	TK_GO	
TK_C1	E9H	TK_FLT<3:0>				—	TK_VRFS<2:0>			
TK_C2	EBH	SOFT_CK	TK_DIV<4:0>				TK_CKS<1:0>			
TK_CHEL	ECH	TK_CHE<7:0>								
TK_CHEM	EDH	TK_CHE<15:8>								
TK_CHEH	EEH	TK_CHE<23:16>								
TK_CNTL	F1H	TK_CNT<7:0>								
TK_CNTH	F2H	TK_CNT<15:8>								
VREF_C0	EFH	VREF_C0								
AMP_C0	F4H	AO_SEL2	AO_SEL1	AO_SEL0	AP_SEL		AN_SEL<2:0>			
AMP_C1	F5H	AMP_EN	BUF_EN	—	—	AMP_GAIN				
LVD_C0	F3H	LVD_EN	LVD_IM	LVD_FLT	LVD_CKS	LVD_INS	LVD_VS<2:0>			

系统寄存器映射

SYS_SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
IAP_PR	9000H	IAP_PR<7:0>							
IAP_AL	9002H	IAP_A<7:0>							
IAP_AH	9003H	IAP_A<15:8>							
IAP_D	9004H	IAP_D<7:0>							
IAP_C0	9005H	—	—	—	—	—	—	—	IAP_EN
IAP_C1	9006H	IAP_OPS<7:0>							
CLK_PR	9020H	CLK_PR<7:0>							
CLK_C0	9021H	MEM_MD<1:0>		CLK_S<1:0>		—	CLK_DIV<2:0>		
CLK_C1	9022H	OSC_F<1:0>		XOSC_ST	HRC_ST	—	—	XOSC_EN	HRC_EN
PCK_GTC0	9023H	—	PWM2_G	PWM1_G	PWM0_G	TMR3_G	TMR2_G	TMR1_G	TMR0_G

PCK_GTC1	9024H	LED_G	TK_G	—	ADC_G	IIC0_G	SPI0_G	UART1_G	UART0_G
CLK_LP	9026H	—	—	—	CLK_LEN	—	—	—	FLT_BPS
WKUP_T	9027H	—	—	—	—	WKUP_T<3:0>			
SOFT_BOR	90F1H	—	—	—	—	SOFT_BOR<2:0>			
SOFT_RST	90FFH	SOFT_RST<7:0>							

位操作映射

寄存器		BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
P0_DAT	80H	P0_n<7:0>							
INTn_IF	88H	—	INT_IF<6:0>						
P1_DAT	90H	P1_n<7:0>							
EINT0n_IF	98H	EINT0_IF<7:0>							
P2_DAT	A0H	P2_n<7:0>							
TMRn_IF	A8H	—	—	—	—	TMR3_IF	TMR2_IF	TMR1_IF	TMR0_IF
P3_DAT	B0H	P3_n<7:0>							
AN_IF	C0H	—	—	COM_IF	LED_IF	—	LVD_IF	TK_IF	ADC_IF
PWMn_IF	C8H	—	—	—	—	—	PWM2_IF	PWM1_IF	PWM0_IF
PSW	D0H	CY	AC	F0	RS<1:0>		OV	—	P
EINT1n_IF	D8H	EINT1_IF<7:0>							
ACC	E0H	A<7:0>							
INTn_IE	E8H	GIE	INT_IE<6:0>						
B	F0H	B<7:0>							
INTn_IP	F8H	—	INT_IP<6:0>						

7 复位

7.1 描述

程序溢出复位

由于程序执行异常，程序计数器 PC 指向合法程序空间之外取指时，产生程序溢出复位。程序溢出复位同时，将 **RST_FLAG.ROM_OV** 标志位置 1，该标志可通过软件清 0。

RSTN 外部端口复位

当用户配置选项 **CFG_WD2.RSTN_EN** 位使能时，RSTN 复用端口复用为外部复位功能。当 RSTN 端口输入有效宽度的低电平时，使芯片复位。RSTN 复位同时，将 **RST_FLAG.RSTN_F** 标志位置 1，该标志可通过软件清 0。

SRST 软件复位

对软件复位寄存器 **SOFT_RST** 写入 5AH，在写入 A5H 产生软件复位。软件复位同时，将 **RST_FLAG.SRST_F** 标志位置 1，该标志可通过软件清 0。

WDT 复位

芯片内置硬件看门狗电路 WDT。在 WDT 溢出标志存在的情况下（WDT_OP 读出不为 00H），再次产生 WDT 溢出，会产生 WDT 复位。WDT 复位同时，将 **RST_FLAG.WDTR_F** 标志置 1，该标志可通过软件清 0。

POR 和 BOR 复位

POR 复位是芯片的内部复位，复位自动发生于芯片初始上电或芯片电源发生极端异常波动后的上电恢复。POR 硬件强制使能。

BOR 复位是芯片的内部复位，主要用于芯片电源 VDD 跌落至用户设定的 BOR 复位门限电压以下时产生芯片复位。用户可根据系统需要，使能或关闭 BOR 功能，并可选择不同的 BOR 的复位门限电压。POR 或者 BOR 复位发生时，将 **RST_FLAG.POR_F** 标志置 1，并将 **RST_FLAG** 寄存器的其他标志位复位清 0，POR_F 标志位可通过软件清 0。

7.2 复位寄存器

RST_FLAG 复位标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	ROM_OV	RSTN_F	SRST_F	WDTR_F	POR_F

Bit7-5 保留

Bit4 **ROM_OV** : 程序溢出复位标志位

1 : 程序执行溢出产生芯片复位

0 : 未发生程序执行溢出

Bit3 **RSTN_F** : RSTN 复位标志位

1 : 通过 RSTN 复用端口产生芯片复位

0 : 未发生 RSTN 复用端口复位

Bit2 **SRST_F** : 软件复位标志位

1 : 通过写 SOFT_RST 寄存器产生软件复位

0 : 未发生软件复位

Bit1 **WDTR_F** : WDT 复位标志位

1 : WDT 溢出产生复位

0 : 未发生 WDT 溢出复位

Bit0 **POR_F** : POR 上电复位标志位

1 : 发生 POR 上电复位 (系统初次上电或系统电源的异常跌落恢复产生的重新上电)

0 : 未发生 POR 上电复位

SOFT_RST 软件复位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
W-0000_0000							
SOFT_RST<7:0>							

Bit7-0 **SOFT_RST<7:0>** : 软件复位字

W : 先写 5AH,再写入 A5H 产生软件复位产生复位后 ,

RST_FLAG<2>将被置 1 , 需软件清零

SOFT_BOR 软件复位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-000		
—	—	—	—	—	SOFT_BOR<2:0>		

Bit7-3 保留

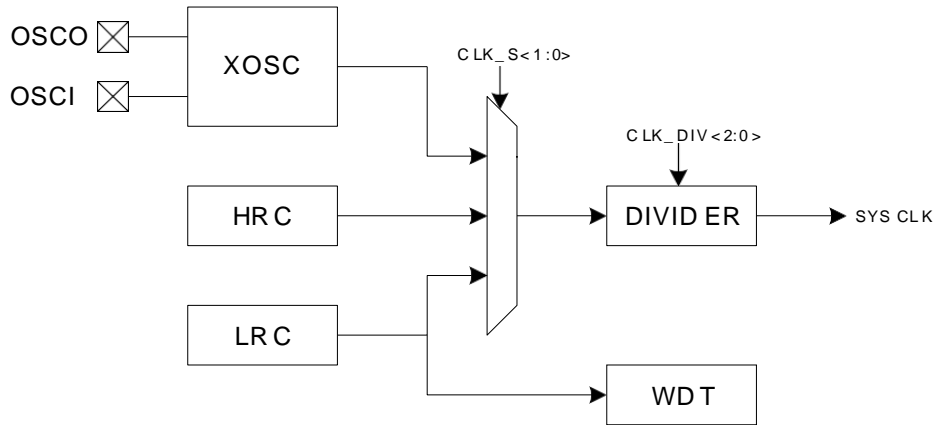
Bit2-0 **SOFT_BOR<2:0>** : 软件 BOR(当配置字 BOR 设置为最低档位时)

111 : 4.4V 110 : 4.0V 101 : 3.6V 100 : 3.2V

011 : 2.8V 010 : 2.4V 001 : 2.0V 000 : 1.6V

8 时钟

8.1 描述



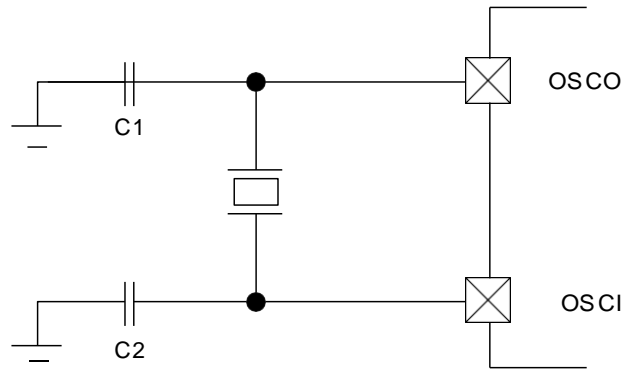
图表 10 系统时钟源功能框图

外部振荡器 XOSC

外部振荡器 XOSC 支持 2 种振荡模式，LP 模式和 HS 模式。晶振连接请靠近芯片管脚端。通过用户配置选项 **CFG_WD1.XOSC_MD<7:0>**配置。

LP 模式适用于外接 32KHz 低频晶振(C1=33PF, C2=33PF)。

HS 模式适用于外接 1~25MHz 高频晶振(C1=15PF, C2=15PF)。。



图表 11 外部振荡器 XOSC 连接示意图

内部高频 RC 时钟 HRC

芯片内置 32MHz 高频 RC 时钟，用于系统和外设时钟源。

HRC 出厂校准精度 $\pm 1\%$ (T=25°C)。

内部低频 RC 时钟 LRC

芯片内置 16KHz 低频 RC 时钟，用于系统和外设时钟源，同时用于 WDT 时钟源。LRC 时钟硬件强制使能，用户无法将其关闭。

8.2 最大工作频率说明

工作条件	VDD	最大工作频率 (MHz)
芯片运行时钟不分频	3.0~5.5V	16M
	2.0~5.5V	8M
	1.8~5.5V	2M

8.3 时钟寄存器

为保护时钟相关寄存器不被异常的程序执行误改动，所有时钟寄存器默认是锁定状态。如果要对时钟寄存器进行改写，必须通过 **CLK_PR** 寄存器进行解锁。

CLK_PR 时钟解锁寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
CLK_PR<7:0>							

Bit7-0 **CLK_PR<7:0>**：时钟寄存器解锁字
 W：写入 A5H 解锁，写入其他值锁定
 R：锁定状态读数为 00H，解锁状态读数为 01H

CLK_C0 时钟控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		—	RW-011		
MEM_MD<1:0>		CLK_S<1:0>		—	CLK_DIV<2:0>		

Bit7-6 **MEM_MD<1:0>**（不关注低速运行功耗，请保持 MEM_MD 为 00）
 11：低速 500K
 10：中速（2V 可运行 1M，2.5V 可运行 4M，4.5V 以上可运行 16M）
 0X：高速

Bit5-4 **CLK_S<1:0>**：系统时钟源选择位
 11：保留
 10：选择 LRC
 01：选择 XOSC
 00：选择 HRC

Bit3 保留

Bit2-0 **CLK_DIV<2:0>**：系统时钟分频位
 系统时钟频率 $F_{SYSCLK} = \frac{F_{SOURCE}}{2^{CLK_DIV<2:0>}}$

CLK_C1 时钟控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-00		R-0	R-0	—	—	RW-0	RW-0
OSC_F<1:0>		XOSC_ST	HRC_ST	—	—	XOSC_EN	HRC_EN

Bit7-6 **OSC_F<1:0>**：系统时钟源状态位
 11：保留
 10：当前系统时钟源为 LRC

- 01 : 当前系统时钟源为 XOSC
 00 : 当前系统时钟源为 HRC
- Bit5 **XOSC_ST** : 外部振荡器 XOSC 工作状态位
 1 : XOSC 已进入稳定工作状态
 0 : XOSC 启动中
- Bit4 **HRC_ST** : 内部高速振荡器 HRC 工作状态位
 1 : HRC 已进入稳定工作状态
 0 : HRC 启动中
- Bit3-2 保留
- Bit1 **XOSC_EN** : 外部振荡器 XOSC 使能位
 1 : 使能
 0 : 关闭
- Bit0 **HRC_EN** : 内部高速振荡器 HRC 使能位
 1 : 使能
 0 : 关闭

PCK_GTC0 外设时钟控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-1	RW-1	RW-1	RW-1	RW-1	RW-1	RW-1
—	CP2_G	CP1_G	CP0_G	TMR3_G	TMR2_G	TMR1_G	TMR0_G

- Bit7 保留
- Bit6-4 **CPn_G** : CAP0~CAP2 和 PWM0~PWM2 外设时钟使能位
 1 : 使能
 0 : 关闭
- Bit3-0 **TMRn_G** : TMR0~ TMR3 外设时钟使能位
 1 : 使能
 0 : 关闭

PCK_GTC1 外设时钟控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1	RW-1	—	RW-1	RW-1	RW-1	RW-1	RW-1
LED_G	TK_G	—	ADC_G	IIC0_G	SPI0_G	UART1_G	UART0_G

- Bit7 **LED_G** : LED 外设时钟使能位
 1 : 使能
 0 : 关闭
- Bit6 **TK_G** : TK 外设时钟使能位
 1 : 使能
 0 : 关闭
- Bit5 保留
- Bit4 **ADC_G** : ADC 外设时钟使能位
 1 : 使能
 0 : 关闭

- Bit3 **IIC0_G** : IIC0 外设时钟使能位
 1 : 使能
 0 : 关闭
- Bit2 **保留**
- Bit1-0 **UARTn_G** : UART0~UART1 外设时钟使能位
 1 : 使能
 0 : 关闭

CLK_LP 时钟低功耗控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	—	—	—	RW-0
—	—	—	CLK_LEN	—	—	—	FLT_BPS

- Bit7-5 **保留**
- Bit4 **CLK_LEN** : SLEEP 模式下系统时钟源使能位
 1 : 系统时钟源在 SLEEP 模式下保持工作
 0 : 系统时钟源在 SLEEP 模式下关闭
- Bit3-1 **保留**
- Bit0 **FLT_BPS** : 系统时钟滤波器旁路控制位
 1 : 系统时钟滤波器关闭 (旁路)
 0 : 系统时钟滤波器使能

WKUP_T SLEEP 唤醒等待时间寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-11_1111					
—	—	WKUP_T<5:0>					

- Bit3-0 **WKUP_T<5:0>** : SLEEP 唤醒等待时间控制位
 唤醒等待时间 $T_{WKUP} = (WKUP_T<5:0> + 1) \times 4 \times T_{SYS_CLK}$

HRC_TRML HRC 调校寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1000_0000							
HRC_TRM<7:0>							

- Bit7-0 **HRC_TRM<7:0>** : HRC 频率调校位低 8 位。校准数据低位写完成后生效。

HRC_TRMH HRC 调校寄存器高 2 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	—	RW-00	
HRC_PR<3:0>				—	—	HRC_TRM<9:8>	

- Bit7-4 **HRC_PR<3:0>** : HRC 调校位写保护
 W : 写入 5H 锁定, 写入 AH 解锁
 R : 锁定状态读为 0H, 解锁状态读为 1H
- Bit3-2 **保留**
- Bit1-0 **HRC_TRM<9:8>** : HRC 频率调校位高 2 位 注 :

HRC_TRML 和 **HRC_TRMH** 寄存器不受 **CLK_PR** 控制。

9 低功耗

9.1 描述

芯片支持 2 种低功耗模式，IDLE 模式和 SLEEP 模式。

IDLE 模式

在 IDLE 模式下，CPU 暂停执行指令，系统时钟和外设均保持当前的工作状态。用户可关闭不需要运行模块的使能位，并通过 PCK_GTC0 和 PCK_GTC1 寄存器关闭相应模块的时钟，以节省不必要的功率消耗。

保持运行的外设产生的中断，如果相应的中断使能位为 1（GIE 不需使能），可将芯片从 IDLE 状态唤醒。IDLE 唤醒无等待时间，唤醒后 CPU 继续运行。

SLEEP 模式

在 SLEEP 模式下，系统时钟自动关闭，CPU 和所有采用系统时钟工作的外设模块均暂停工作。用户还可通过 CLK_LP.CLK_LEN 关闭系统时钟源，以进一步节省功耗。采用非系统时钟工作的外设可在 SLEEP 模式下保持工作，并且产生的中断，如果相应的中断使能位为 1（GIE 不需使能），可将芯片从 SLEEP 状态唤醒。SLEEP 唤醒需要一定的等待时间，用户可通过 WKUP_T 寄存器设定，等待时间用以确保芯片恢复运行前内部的部分模块已达到稳定工作状态，唤醒后系统时钟恢复运行，CPU 和经系统时钟同步的外设继续运行。

9.2 低功耗寄存器

PCON 低功耗控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	—	RW-0	RW-0
PCON_PR<3:0>				—	—	IDLE	SLEEP

Bit7-4 **PCON_PR<3:0>** : PCON 解锁字

W : 写入 5H 解锁，写入其他值锁定

R : 锁定状态读数为 0H，解锁状态读数为 1H

Bit3-2 保留

Bit1 **IDLE** : IDLE 模式使能位

1 : 进入 IDLE 模式（仅在 PCON_PR 解锁状态下，对 PCON 寄存器写 02H 可置 1）

0 : 退出 IDLE 模式（写 0 无效，唤醒后硬件自动清 0）

Bit0 **SLEEP** : SLEEP 模式使能位

1 : 进入 SLEEP 模式（仅在 PCON_PR 解锁状态下，对 PCON 寄存器写 01H 可置 1）

0 : 退出 SLEEP 模式（写 0 无效，唤醒后硬件自动清 0）

10 看门狗定时器 WDT

10.1 描述

芯片内置 16 位硬件看门狗定时器 WDT。支持 2 种时钟源可选，支持溢出周期可配置。

WDT 溢出

当 16 位 WDT 计数器累加到与 **WDT_CYC** 位所选择的溢出值相等时，WDT 计数器溢出。溢出后 WDT 重新从 0 开始累加。WDT 溢出可将 CPU 从低功耗模式下唤醒。读 **WDT_OP** 寄存器可判断溢出标志。

喂狗操作

对 WDT_OP 寄存器写 5AH 即可进行喂狗操作，喂狗操作将 WDT 计数器清 0，同时清除 WDT 溢出标志。

WDT 复位

在 WDT 溢出标志存在的情况下（WDT_OP 读出不为 00H），再次产生 WDT 溢出，会产生 WDT 复位。WDT 复位同时将 WDT 复位标志 **RST_FG.WDTF** 置 1。

10.2 WDT 寄存器

WDT_C WDT 控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-0	RW-0	RW-0			
—	—	WDT_PD	WDT_CKS	WDT_CYC<3:0>			

Bit7-6 保留

Bit5 **WDT_PD**：软件 WDT 关断位（仅在配置字关闭后生效）

- 1：关闭 WDT
- 0：使能 WDT

Bit4 **WDT_CKS**：WDT 时钟源选择位

- 1：内部低频时钟 LRC
- 0：系统时钟 SYS_CLK

Bit3-0 **WDT_CYC <3:0>**：WDT 溢出周期寄存器(下表时间为 LRC 工作时时间)

0000：2560ms	0001：2000ms	0010：1500ms	0011：1000ms
0100：900ms	0101：800ms	0110：700ms	0111：600ms
1000：500ms	1001：400ms	1010：300ms	1011：200ms
1100：100ms	1101：50ms	1110：20ms	1111：10ms

WDT_OP WDT 操作寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
WDT_OP<7:0>							

Bit7-0 **WDT_OP<7:0>**：WDT 操作字

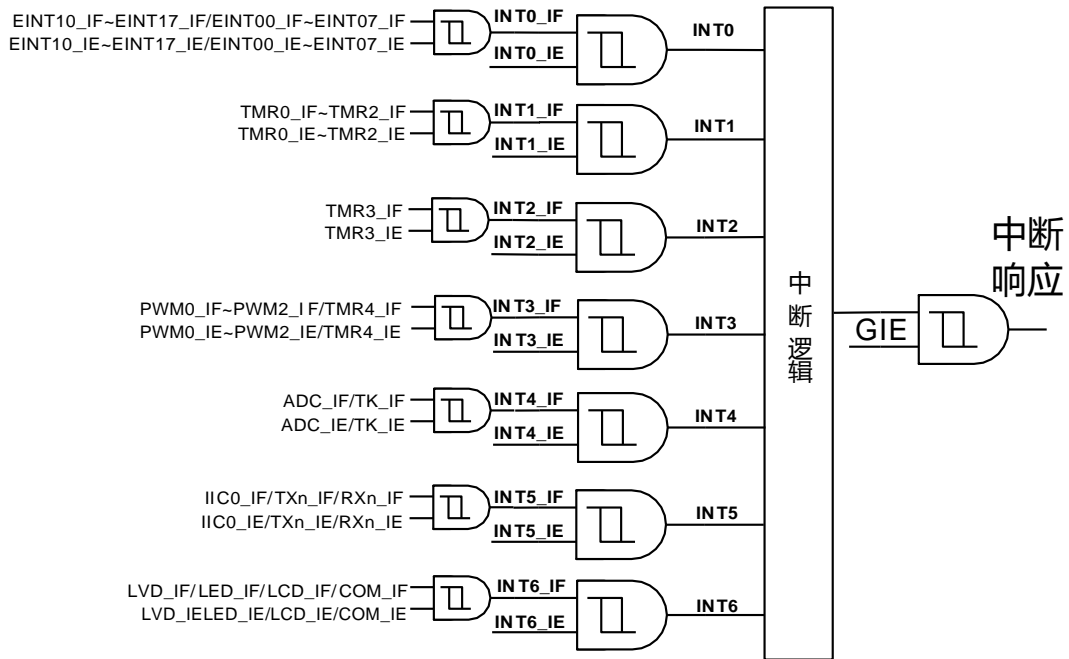
W：写入 5AH 将 WDT 计数器清 0，且清除 WDT 溢出标志

R：WDT 未溢出读数为 00H，WDT 溢出读数为 01H，WDT 溢出唤醒读数为 03H

11 中断

11.1 中断向量

芯片共支持 7 个中断向量，每个中断向量对应单独的入口地址。如下表所示，芯片的所有中断源都有各自的中断标志和中断使能位，这些中断源被分组对应到 7 个中断向量。同时，每个中断向量也有一个向量使能位 $INTn_IE$ ，并且所有的中断向量还共用 1 个总的使能位 $INTn_IE.GIE$ 。GIE 禁止时所有中断不响应，但向量和中断源使能的中断仍支持低功耗模式唤醒功能。



向量编号	对应 Interrupt	入口地址	向量使能	向量标志	中断源使能	中断源标志
INT0	0	0003H	INT0_IE	INT0_IF	EINT0_IE EINT1_IE	EINT0_IF EINT1_IF
INT1	2	0013H	INT1_IE	INT1_IF	TMR0_IE TMR1_IE TMR2_IE	TMR0_IF TMR1_IF TMR2_IF
INT2	7	003BH	INT2_IE	INT2_IF	TMR3_IE	TMR3_IF
INT3	8	0043H	INT3_IE	INT3_IF	TMR4_IE CAPn_IE PWMn_IE STPn_IE	TMR4_IF CAPn_IF PWMn_IF STPn_IF
INT4	9	004BH	INT4_IE	INT4_IF	TK_IE ADC_IE	TK_IF ADC_IF
INT5	10	0053H	INT5_IE	INT5_IF	TXn_IE RXn_IE IIC0_IE	TXn_IF RXn_IF IIC0_IF
INT6	11	005BH	INT6_IE	INT6_IF	LVD_IE LED_IE LCD_IE COM_IE	LVD_IF LED_IF LCD_IF COM_IF

图表 12 中断向量表

11.2 中断优先级

中断系统分为 2 个优先级阶，即高阶优先级和低阶优先级，每个中断向量可通过相应的 INTn_IP 位单独设置优先级阶。在同阶优先级中，中断向量号越小的中断向量优先级越高。同一中断向量对应的多个中断源不分优先级，用户需在对应于该向量入口地址的中断服务程序中进行软件判别。高优先级的中断可嵌套低优先级中断。反之，低优先级中断只能等待高优先级或同级中断完成中断处理并退出中断服务程序后才可得到响应。

11.3 中断寄存器

INTn_IE 中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-000_0000						
GIE	INT_IE<6:0>						

- Bit7 **GIE**：中断总使能位
 1：使能
 0：禁止（仅禁止中断响应，不禁止中断唤醒）
- Bit6-0 **INT_IE<6:0>**：中断向量 INT0~6 使能位
 1：使能
 0：禁止（禁止中断响应和中断唤醒）

INTn_IF 中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	INT_IF<6:0>						

- Bit7 保留
- Bit6-0 **INT_IF<6:0>**：中断向量 INT0~6 标志位
 1：有中断请求
 0：无中断请求

INTn_IP 中断向量优先级寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	INT_IP<6:0>						

- Bit7 保留
- Bit6-0 **INT_IP<6:0>**：中断向量 INT0~6 优先级选择位
 1：高阶优先级
 0：低阶优先级

11.4 外部端口中断 EINT

芯片支持 16 个外部端口中断源 EINT00~07 和 EINT10~17，每个 EINT 中断源又支持 2 个端口可选。每个 EINT 中断源可独立设置中断触发方式。

EINT0_IE EINT0 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT0_IE<7:0>							

Bit7-0 **EINT0_IE<7:0>**：外部端口中断 EINT00~07 使能位
 1：使能
 0：禁止

EINT0_IF EINT0 标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT0_IF<7:0>							

Bit7-0 **EINT0_IF<7:0>**：外部端口中断 EINT00~07 标志位
 1：有 EINT0n 中断请求
 0：无 EINT0n 中断请求

EINT1_IE EINT1 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT1_IE<7:0>							

Bit7-0 **EINT1_IE<7:0>**：外部端口中断 EINT10~17 使能位
 1：使能
 0：禁止

EINT1_IF EINT1 标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT1_IF<7:0>							

Bit7-0 **EINT1_IF<7:0>**：外部端口中断 EINT10~17 标志位
 1：有 EINT1n 中断请求
 0：无 EINT1n 中断请求

EINT0_M EINT0 触发选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT0_M<7:0>							

Bit7-0 **EINT0_M<7:0>**：EINT00~07 触发方式选择位
 1：下降沿触发
 0：上升沿触发

EINT1_M EINT1 触发选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT1_M<7:0>							

Bit7-0 **EINT1_M<7:0>** : EINT10~17 触发方式选择位

1 : 下降沿触发

0 : 上升沿触发

EINT0_SRC **EINT0 端口选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT0_SRC<7:0>							

Bit7-0 **EINT0_SRC<7:0>** : EINT00~07 端口选择位

EINT0_SRC	EINT7	EINT6	EINT5	EINT4	EINT3	EINT2	EINT1	EINT0
1	P27	P26	P25	P24	P23	P22	P21	P20
0	P07	P06	P05	P04	P03	P02	P01	P00

EINT1_SRC **EINT1 端口选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
EINT1_SRC<7:0>							

Bit7-0 **EINT1_SRC<7:0>** : EINT10~17 端口选择位

EINT1_SRC	EINT7	EINT6	EINT5	EINT4	EINT3	EINT2	EINT1	EINT0
1	—	—	P35	P34	P33	P32	P31	P30
0	P17	P16	P15	P14	P13	P12	P11	P10

11.5 定时器 TMR 中断

芯片的 4 个定时器 TMR0~4 都支持中断。当 TMRn 计数器累加到与周期寄存器 TMRn_CY 相等时，TMRn 产生 1 次溢出。当溢出次数达到后分频位 TMRn_C0.TMRn_PST<3:0>所设定的次数时，即产生 TMRn 中断。

TMRn_IE TMR 中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	TMR4_IE	TMR3_IE	TMR2_IE	TMR1_IE	TMR0_IE

Bit7-5 保留

Bit4-0 **TMRn_IE<3:0>** : TMRn 中断使能位

1 : 使能

0 : 禁止

TMRn_IF TMR 中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	TMR4_IF	TMR3_IF	TMR2_IF	TMR1_IF	TMR0_IF

Bit7-5 保留

Bit4-0 **TMRn_IF** : TMRn 中断标志位

1 : 有 TMRn 中断请求

0 : 无 TMRn 中断请求

11.6 边沿捕捉器 CAP 中断

芯片的 3 个边沿捕捉器 CAP0~2 都支持中断。当满足用户设定的捕捉条件的捕捉事件发生时，即产生捕捉中断。

CAPn_IE CAP 中断使能寄存器 (与 PWMn_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-0	RW-0	RW-0
—	—	—	—	—	CAP2_IE	CAP1_IE	CAP0_IE

Bit7-3 保留

Bit2-0 **CAPn_IE** : CAPn 中断使能位

1 : 使能

0 : 禁止

CAPn_IF CAP 中断标志寄存器 (与 PWMn_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-0	RW-0	RW-0
—	—	—	—	—	CAP2_IF	CAP1_IF	CAP0_IF

Bit7-3 保留

Bit2-0 **CAPn_IF** : CAPn 中断使能位

1 : 有 CAPn 中断请求

0 : 无 CAPn 中断请求

11.7 脉宽调制器 PWM 中断

芯片的 3 个脉宽调制器 PWM0~2 都支持 2 种中断，即 PWM 周期中断和 PWM 刹车中断。

PWM 周期中断

当 PWMn 所选时基的计数器值累加到该时基对应的周期值时，即产生 PWM 周期中断。

PWM 刹车中断

当 PWMn 发生刹车事件时，会产生 PWM 刹车中断。

PWMn_IE PWM 中断使能寄存器 (与 CAPn_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	STP2_IE	STP1_IE	STP0_IE	—	PWM2_IE	PWM1_IE	PWM0_IE

Bit7 保留

Bit6-4 **STPn_IE** : PWMn 刹车中断使能位

1 : 使能

0 : 禁止

Bit3 保留

Bit2-0 **PWMn_IE** : PWMn 周期中断使能位

1 : 使能

0 : 禁止

PWMn_IF PWM 中断标志寄存器 (与 CAPn_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	STP2_IF	STP1_IF	STP0_IF	—	PWM2_IF	PWM1_IF	PWM0_IF

Bit7 保留

Bit6-4 **STPn_IF** : PWMn 刹车中断标志位

1 : 有 PWMn 刹车中断请求

0 : 无 PWMn 刹车中断请求

Bit3 保留

Bit2-0 **PWMn_IF** : PWMn 周期中断标志位

1 : 有 PWMn 周期中断请求

0 : 无 PWMn 周期中断请求

11.8 异步收发器 UART 中断

UARTn 支持 4 个中断，即 TXn 发送中断和 RXn 接收中断。

TX 发送中断

根据 **UART_TXC.TXEN**<3:0>位的配置，TXn 发送中断可以是 UARTn 发送寄存器空产生中断。

RX 接收中断

UARTn 接收寄存器接收到 1 帧数据，即产生 RXn 接收中断。

UARTn_IE **UARTn 中断使能寄存器 (与 IICn_IE 寄存器复用)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-0	RW-0	RW-0	RW-0
—	—	—	—	TX1_IE	RX1_IE	TX0_IE	RX0_IE

Bit7-4 保留

Bit3 **TX1_IE** : UART1 发送中断使能位
 1 : 使能
 0 : 禁止

Bit2 **RX1_IE** : UART1 接收中断使能位
 1 : 使能
 0 : 禁止

Bit1 **TX0_IE** : UART0 发送中断使能位
 1 : 使能
 0 : 禁止

Bit0 **RX0_IE** : UART0 接收中断使能位
 1 : 使能
 0 : 禁止

UARTn_IF **UARTn 中断标志寄存器 (与 IICn_IF 寄存器复用)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-0	RW-0	RW-0	RW-0
—	—	—	—	TX1_IF	RX1_IF	TX0_IF	RX0_IF

Bit7-4 保留

Bit1 **TX1_IF** : UART1 发送中断标志位
 1 : 有 UART1 发送中断请求
 0 : 无 UART1 发送中断请求

Bit0 **RX1_IF** : UART1 接收中断标志位
 1 : 有 UART1 接收中断请求
 0 : 无 UART1 接收中断请求

Bit1 **TX0_IF** : UART0 发送中断标志位
 1 : 有 UART0 发送中断请求
 0 : 无 UART0 发送中断请求

Bit0 **RX0_IF** : UART0 接收中断标志位
 1 : 有 UART0 接收中断请求
 0 : 无 UART0 接收中断请求

11.9 IIC总线控制器中断

IIC 总线控制器支持 1 个中断。通过 **IIC_C0.IIC_IM** 位可配置如下事件产生 IIC 中断。

START/STOP 位中断

检测到总线上有 START 或 STOP 位，产生中断。

发送/接收中断

完成 1 个字节的发送或接收，产生中断

IICn_IE **IICn 中断使能寄存器 (与 UARTn_IE 寄存器复用)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	—	—	—	—
—	—	—	IIC0_IE	—	—	—	—

Bit7-5 保留

Bit4 **IIC0_IE** : IIC0 中断使能位

1 : 使能

0 : 禁止

Bit3-0 保留

IICn_IF **IICn 中断标志寄存器 (与 UARTn_IF 寄存器复用)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	—	—	—	—
—	—	—	IIC0_IF	—	—	—	—

Bit7-5 保留

Bit4 **IIC0_IF** : IIC0 中断标志位

1 : 有中断请求

0 : 无中断请求

Bit3-0 保留

11.10 模拟模块中断

模拟模块包括 LED/LCD、LVD、ADC、TK，每个模块都有独立的中断使能位和中断标志位。

LED/LCD 中断：以下 2 种情况会产生 LED/LCD 中断。

- LED_EN 使能或每个 COM 周期扫描完成
- 整个显示帧扫描完成

LCD 中断：显示帧扫描完成产生一次中断请求 LCD_IF

低电压检测 LVD 中断

当满足 LVD_C0.LVD_IM 所设置的条件时，产生 LVD 中断。

模数转换器 ADC 中断

当 ADC 转换完成时，并达到 ADC_C2.ADC_CNT<1:0>所设定的转换次数时，产生 ADC 中断。

触控按键扫描器 TK 中断

以下 3 种情况会产生 TK 中断。

- TK 扫描完成
- 发生 TK 扫描溢出
- 发生 TK 扫描启动错误

AN_IE 模拟中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	—	COM_IE	LED_IE/ LCD_IE	—	LVD_IE	TK_IE	ADC_IE

Bit7-6 保留

Bit5 **COM_IE**：COM 中断使能位

1：使能

0：禁止

Bit4 **LED_IE/LCD_IE**：LED/LCD 中断使能位

1：使能

0：禁止

Bit3 保留

Bit2 **LVD_IE**：LVD 中断使能位

1：使能

0：禁止

Bit1 **TK_IE**：TK 中断使能位

1：使能

0：禁止

Bit0 **ADC_IE**：ADC 中断使能位

1：使能

0：禁止

AN_IF 模拟中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	—	COM_IF	LED_IF/ LCD_IF	—	LVD_IF	TK_IF	ADC_IF

Bit7-6 保留

 Bit5 **COM_IF** : COM 中断标志位

1 : 有 COM 中断请求

0 : 无 COM 中断请求

 Bit4 **LED_IF/LCD_IF** : LED/LCD 中断标志位

1 : 有 LED 中断请求

0 : 无 LED 中断请求

Bit3 保留

 Bit2 **LVD_IF** : LVD 中断标志位

1 : 有 LVD 中断请求

0 : 无 LVD 中断请求

 Bit1 **TK_IF** : TK 中断标志位

1 : 有 TK 中断请求

0 : 无 TK 中断请求

 Bit0 **ADC_IF** : ADC 中断标志位

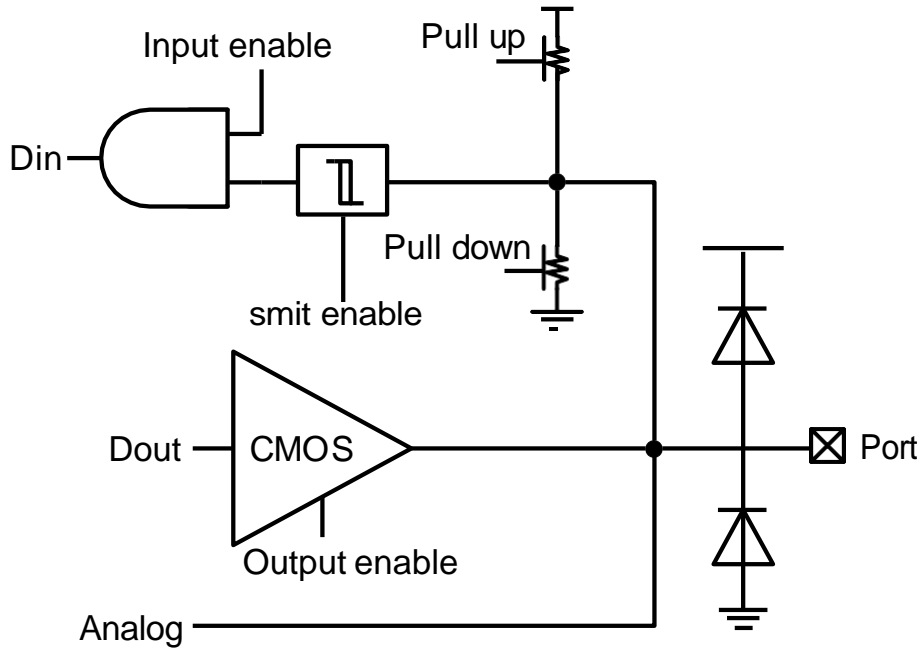
1 : 有 ADC 中断请求

0 : 无 ADC 中断请求

12 I/O 端口

12.1 描述

芯片 IO 管脚支持推挽输出和开漏输出两种模式。支持上下拉单独控制。输入输出全部关闭后，为高阻态，可用于模拟信号的输入输出。



图表 13 I/O 功能框图

12.2 I/O 寄存器

PORT_C0 端口控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-00		—	—
—	—	—	—	PT_RDS<1:0>		—	—

Bit7-4 保留

Bit3-2 **PT_RDS<1:0>**：读端口模式选择位

11：输出模式时读端口寄存器，输入模式下读端口电平

10：始终读端口寄存器

01：始终读端口电平

00：输出模式时读端口寄存器，输入模式下读端口电平

Bit1-0 保留

Pn_OE Pn 端口输出使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
Pn_OE<7:0>							

Bit7-0 **Pn_OE<7:0>**：Pn 端口输出使能位

1：输出使能

0：输出禁止

Pn_IE Pn 端口输入使能寄存器 (默认使能, 管脚作为模拟功能时关闭输入)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
P0_IE<7:0>							

Bit7-0 **Pn_IE<7:0>** : Pn 端口输入使能位

1 : 使能

0 : 禁止

Pn_DAT Pn 端口数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
Pn_DAT<7:0>							

Bit7-0 **Pn_DAT<7:0>** : Pn 端口输出位

1 : 端口输出高电平

0 : 端口输出低电平

Pn_PUE Pn 端口弱上拉使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
Pn_PUE<7:0>							

Bit7-0 **Pn_PUE<7:0>** : Pn 端口弱上拉使能位

1 : 弱上拉使能

0 : 弱上拉关闭

Pn_PDE Pn 端口弱下拉使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
Pn_PDE<7:0>							

Bit7-0 **Pn_PDE<7:0>** : Pn 端口弱下拉使能位

1 : 弱下拉使能

0 : 弱下拉关闭

Pn_ODE Pn 端口开漏使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
Pn_ODE<7:0>							

Bit7-0 **Pn_ODE<7:0>** : Pn 端口输出模式选择位

1 : 开漏输出模式 (要求开漏端口电平不高于 VDD 电平)

0 : 推挽输出模式

Pn_SMITE Pn 端口施密特使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
Pn_SMITE<7:0>							

Bit7-0 **Pn_SMITE<7:0>** : Pn 端口施密特模式选择位

1 : 使能

0 : 禁止

P0_IOL_CL P00~P03 低电平驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	—	RW-0	—	RW-0	—	RW-0
—	P03_IOL	—	P02_IOL	—	P01_IOL	—	P00_IOL

Bit7	保留
Bit6	P03_IOL : P03 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit5	保留
Bit4	P02_IOL : P02 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit3	保留
Bit2	P01_IOL : P01 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit1	保留
Bit0	P00_IOL : P00 端口驱动电流设置 1 : 80mA 0 : 15mA

P0_IOL_CH P04~P07 低电平驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	—	RW-0	—	RW-0	—	RW-0
—	P07_IOL	—	P06_IOL	—	P05_IOL	—	P04_IOL

Bit7	保留
Bit6	P07_IOL : P07 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit5	保留
Bit4	P06_IOL : P06 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit3	保留
Bit2	P05_IOL : P05 端口驱动电流设置 1 : 80mA 0 : 15mA
Bit1	保留
Bit0	P04_IOL : P04 端口驱动电流设置 1 : 80mA 0 : 15mA

P1_IOH_CL P10~P13 高电平驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
P13_IOH		P12_IOH		P11_IOH		P10_IOH	

Bit7-6	P13_IOH <1:0> : P13 端口驱动电流设置 11 : 2mA 10 : 4mA 01 : 8mA 00 : 15mA
Bit5-4	P12_IOH <1:0> : P12 端口驱动电流设置 11 : 2mA 10 : 4mA

	01 : 8mA	00 : 15mA
Bit3-2	P11_IOH <1:0> : P11 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit1-0	P10_IOH <1:0> : P10 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA

P1_IOH_CH P14~P17 高电平驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
P17_IOH		P16_IOH		P15_IOH		P14_IOH	

Bit7-6	P17_IOH <1:0> : P17 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit5-4	P16_IOH <1:0> : P16 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit3-2	P15_IOH <1:0> : P15 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit1-0	P14_IOH <1:0> : P14 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA

P2_IOH_CL P20~P23 高电平驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
P23_IOH		P22_IOH		P21_IOH		P20_IOH	

Bit7-6	P23_IOH <1:0> : P03 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit5-4	P22_IOH <1:0> : P02 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit3-2	P21_IOH <1:0> : P01 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA
Bit1-0	P20_IOH <1:0> : P00 端口驱动电流设置	
	11 : 2mA	10 : 4mA
	01 : 8mA	00 : 15mA

12.1 I/O功能复用功能寄存器

管脚数字复用功能表

符号	类型	描述	备注
Pn0~Pn7	IO	8 位双向 IO 端口	支持上下拉电阻，支持中断唤醒
PWMn0、PWMn1	O	PWM 输出端口	支持同相或互补输出
TOn	O	TIMER 比较输出	比较输出
TnG(T1G~T3G)	I	TIMER 计数门控管脚	
TINn	I	TIMER 外部时钟输入	
CAPn	I	捕捉模式下为捕捉输入 PWM 模式下为 PWM 暂停输入	
CAPnA	I	捕捉模式下为捕捉输入 PWM 模式下为 PWM 暂停输入	P04 和 P27 管脚支持 PWM 全暂停
TXn	O	UART 发送端口	
RXn	I	UART 接收端口	
SCL	I	IIC 时钟线	
SDA	IO	IIC 数据线	
CLKO	O	系统时钟输出	
COM0~7	O	LED COM 驱动端口	
SEG0~S11	O	LED SEG 驱动端口	

P0_FUN0 P00 和 P01 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P01_FUN<3:0>				P00_FUN<3:0>			

Bit7-4 P01_FUN<3:0> : P01 端口复用选择位 (参见端口复用表)

Bit3-0 P00_FUN<3:0> : P00 端口复用选择位 (参见端口复用表)

P0_FUN1 P02 和 P03 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P03_FUN<3:0>				P02_FUN<3:0>			

Bit7-4 P03_FUN<3:0> : P03 端口复用选择位 (参见端口复用表)

Bit3-0 P02_FUN<3:0> : P02 端口复用选择位 (参见端口复用表)

P0_FUN2 P04 和 P05 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P05_FUN<3:0>				P04_FUN<3:0>			

Bit7-4 P05_FUN<3:0> : P05 端口复用选择位 (参见端口复用表)

Bit3-0 P04_FUN<3:0> : P04 端口复用选择位 (参见端口复用表)

P0_FUN3 P06 和 P07 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P07_FUN<3:0>				P06_FUN<3:0>			

Bit7-4 **P07_FUN<3:0>** : P07 端口复用选择位 (参见端口复用表)

Bit3-0 **P06_FUN<3:0>** : P06 端口复用选择位 (参见端口复用表)

P1_FUN0 P10 和 P11 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P11_FUN<3:0>				P10_FUN<3:0>			

Bit7-4 **P11_FUN<3:0>** : P11 端口复用选择位 (参见端口复用表)

Bit3-0 **P10_FUN<3:0>** : P10 端口复用选择位 (参见端口复用表)

P1_FUN1 P12 和 P13 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P13_FUN<3:0>				P12_FUN<3:0>			

Bit7-4 **P13_FUN<3:0>** : P13 端口复用选择位 (参见端口复用表)

Bit3-0 **P12_FUN<3:0>** : P12 端口复用选择位 (参见端口复用表)

P1_FUN2 P14 和 P15 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P15_FUN<3:0>				P14_FUN<3:0>			

Bit7-4 **P15_FUN<3:0>** : P15 端口复用选择位 (参见端口复用表)

Bit3-0 **P14_FUN<3:0>** : P14 端口复用选择位 (参见端口复用表)

P1_FUN3 P16 和 P17 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P17_FUN<3:0>				P16_FUN<3:0>			

Bit7-4 **P17_FUN<3:0>** : P17 端口复用选择位 (参见端口复用表)

Bit3-0 **P16_FUN<3:0>** : P16 端口复用选择位 (参见端口复用表)

P2_FUN0 P20 和 P21 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P21_FUN<3:0>				P20_FUN<3:0>			

Bit7-4 **P21_FUN<3:0>** : P21 端口复用选择位 (参见端口复用表)

Bit3-0 **P20_FUN<3:0>** : P20 端口复用选择位 (参见端口复用表)

P2_FUN1 P22 和 P23 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P23_FUN<3:0>				P22_FUN<3:0>			

Bit7-4 **P23_FUN<3:0>** : P23 端口复用选择位 (参见端口复用表)

Bit3-0 **P22_FUN<3:0>** : P22 端口复用选择位 (参见端口复用表)

P2_FUN2 P24 和 P25 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P25_FUN<3:0>				P24_FUN<3:0>			

Bit7-4 **P25_FUN<3:0>** : P25 端口复用选择位 (参见端口复用表)

Bit3-0 **P24_FUN<3:0>** : P24 端口复用选择位 (参见端口复用表)

P2_FUN3 P26 和 P27 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P27_FUN<3:0>				P26_FUN<3:0>			

Bit7-4 **P27_FUN<3:0>** : P27 端口复用选择位 (参见端口复用表)

Bit3-0 **P26_FUN<3:0>** : P26 端口复用选择位 (参见端口复用表)

P3_FUN0 P30 和 P31 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0000			
P31_FUN<3:0>				P30_FUN<3:0>			

Bit7-4 **P31_FUN<3:0>** : P31 端口复用选择位 (参见端口复用表)

Bit3-0 **P30_FUN<3:0>** : P30 端口复用选择位 (参见端口复用表)

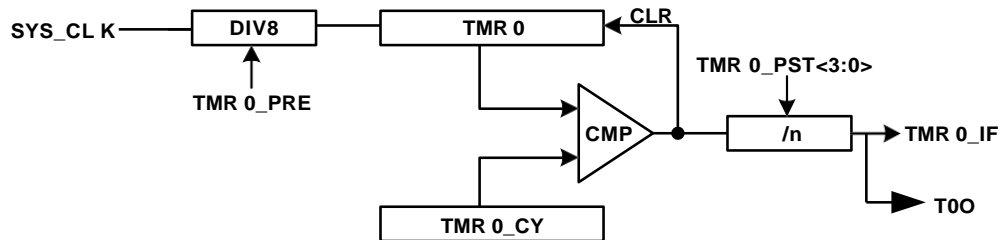
13.8 位定时器 TMR0

13.1 描述

TMR0 为内置 8 位定时器，使能后 TMR0 计数自动累加与 TMR0_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。

将 IO 配置成 T00 功能是，T00 可输出中断翻转。

使能 TMR0_IE 和 INT1_IE 以及 GIE 后，当产生 TMR0_IF 可产生中断。



图表 14 TMR0 功能框图

13.2 TMR0 寄存器

TMR0_C0 TMR0 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—	—		RW-0000		
TMR0_EN	TMR0_PRE	—	—		TMR0_PST<3:0>		

Bit7 **TMR0_EN** : TMR0 使能位

1 : 使能

0 : 关闭

Bit6 **TMR0_PRE** : TMR0 计数时钟 8 分频使能位

1 : 使能

0 : 关闭

Bit5-4 **保留**

Bit3-0 **TMR0_PST<3:0>** : TMR0 后分频位

TMR0 的 n 次溢出产生中断 ($n = \text{TMRn_POS<3:0>} + 1$)

TMR0L TMR0 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMR0<7:0>							

Bit7-0 **TMR0<7:0>** : TMR0 计数值

TMR0_CYL TMR0 周期寄存器 8 位

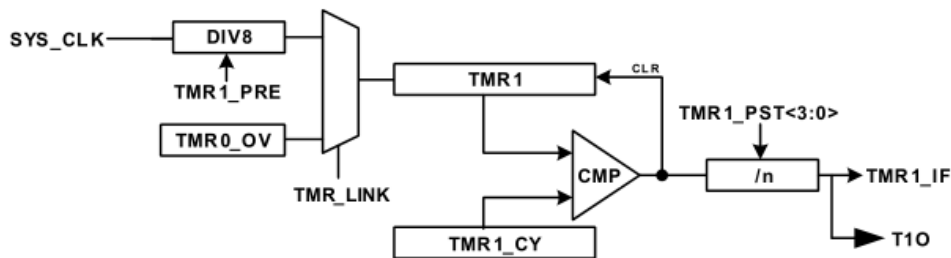
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
TMR0_CY<7:0>							

Bit7-0 **TMR0_CY<7:0>** : TMR0 周期值

14.8 位定时器 TMR1 (支持级联 TMR0)

14.1 描述

TMR1 为内置 8 位定时器，使能后 TMR1 计数自动累加与 TMR1_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。可级联 TMR0 配置为 16 位定时器。将 IO 配置成 TIO 功能是，TIO 可输出中断翻转。使能 TMR1_IE 和 INT1_IE 以及 GIE 后，当产生 TMR1_IF 可产生中断。



图表 15 TMR1 功能框图

14.2 TMR1 寄存器

TMR1_C0 TMR1 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	—	RW-0000			
TMR1_EN	TMRn_PRE	TMR_LINK	—	TMR1_PST<3:0>			

- Bit7 **TMR1_EN** : TMR1 使能位
 1 : 使能
 0 : 关闭
- Bit6 **TMR1_PRE** : TMR1 计数时钟 8 分频使能位
 1 : 使能
 0 : 关闭
- Bit5 **TMR_LINK** : 与 TMR0 级联(TMR1 功能)
 1 : 级联 (TMR1 和 TMR0 预分频需要一致), 计数溢出值为{TMR1_CY,TMR0_CY}+1
 0 : 单独运行
- Bit4 **保留**
- Bit3-0 **TMR1_PST<3:0>** : TMR1 后分频位
 TMR1 的 n 次溢出产生中断 (n = TMRn_POS<3:0> + 1)

TMR1L TMR1 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMR1<7:0>							

- Bit7-0 **TMR1<7:0>** : TMR1 计数值

TMR1_CYL TMR0 周期寄存器 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
TMR1_CY<7:0>							

- Bit7-0 **TMR1_CY<7:0>** : TMR1 周期值

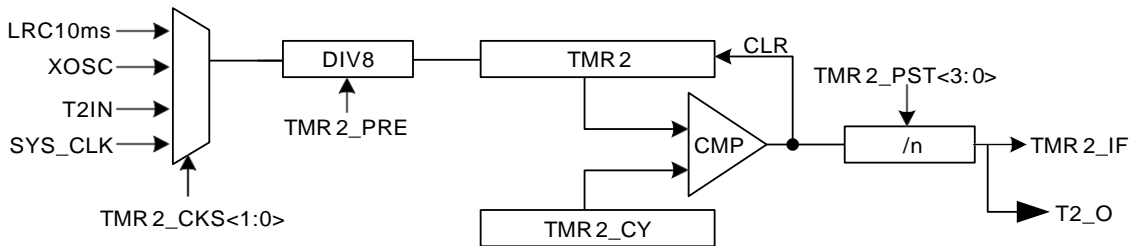
15 8 位定时器/计数器 TMR2

15.1 描述

TMR2 为内置 8 位定时器计数器，支持 4 个计数源，使能后 TMR2 计数自动累加与 TMR2_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。

将 IO 配置成 T2O 功能时，T2O 可输出中断翻转。

使能 TMR2_IE 和 INT3_IE 以及 GIE 后，当产生 TMR2_IF 可产生中断。



图表 16 TMR2 功能框图

TMR2_C0 TMRn 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-00		RW-0000			
TMR2_EN	TMR2_PRE	TMR2_CKS		TMR2_PST<3:0>			

Bit7 **TMR2_EN** : TMR2 使能位

- 1 : 使能
- 0 : 关闭

Bit6 **TMR2_PRE** : TMR2 计数时钟 8 分频使能位

- 1 : 使能
- 0 : 关闭

Bit5-4 **TMR2_CKS<1:0>** : TMR2 计数时钟选择位

- 10 : LRC 10MS
- 11 : XOSC 振荡器
- 00 : SYS_CLK 系统时钟源
- 01 : T2IN 复用端口输入

Bit3-0 **TMR2_PST<3:0>** : TMRn 后分频位

TMR2 的 n 次溢出产生中断 ($n = \text{TMRn_POS<3:0>} + 1$)

TMR2L TMR2 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMR2<7:0>							

Bit7-0 **TMR2<7:0>** : TMR2 计数值

TMR2_CYL TMR2 周期寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMR2_CY<7:0>							

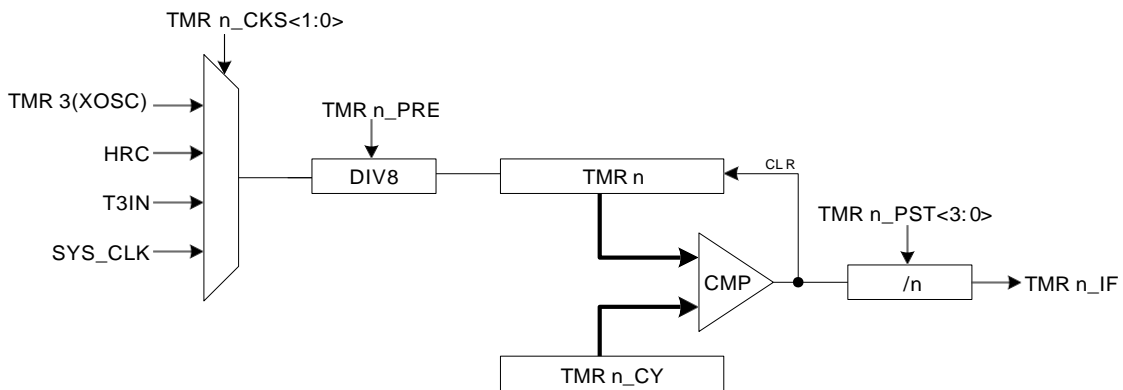
Bit7-0 **TMR2_CY<7:0>** : TMR2 周期值

16 16 位定时/计数器 TMR3/TMR4

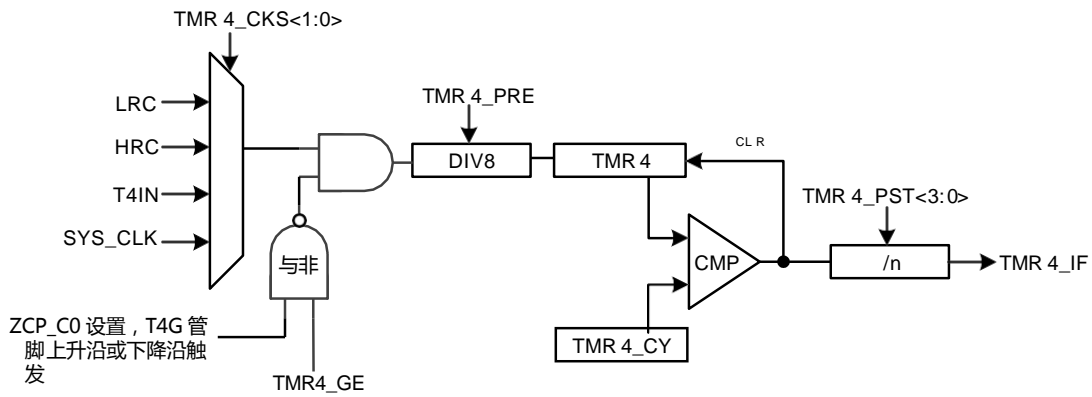
16.1 描述

芯片内置 2 组 16 位定时/计数器 TMR3~TMR4

16 位 TMRn 使能后进行累加计数，当计数器 TMRn 值与周期寄存器 TMRn_CY 值相等时，产生 1 次计数溢出，TMRn 被自动清零后继续累加计数。

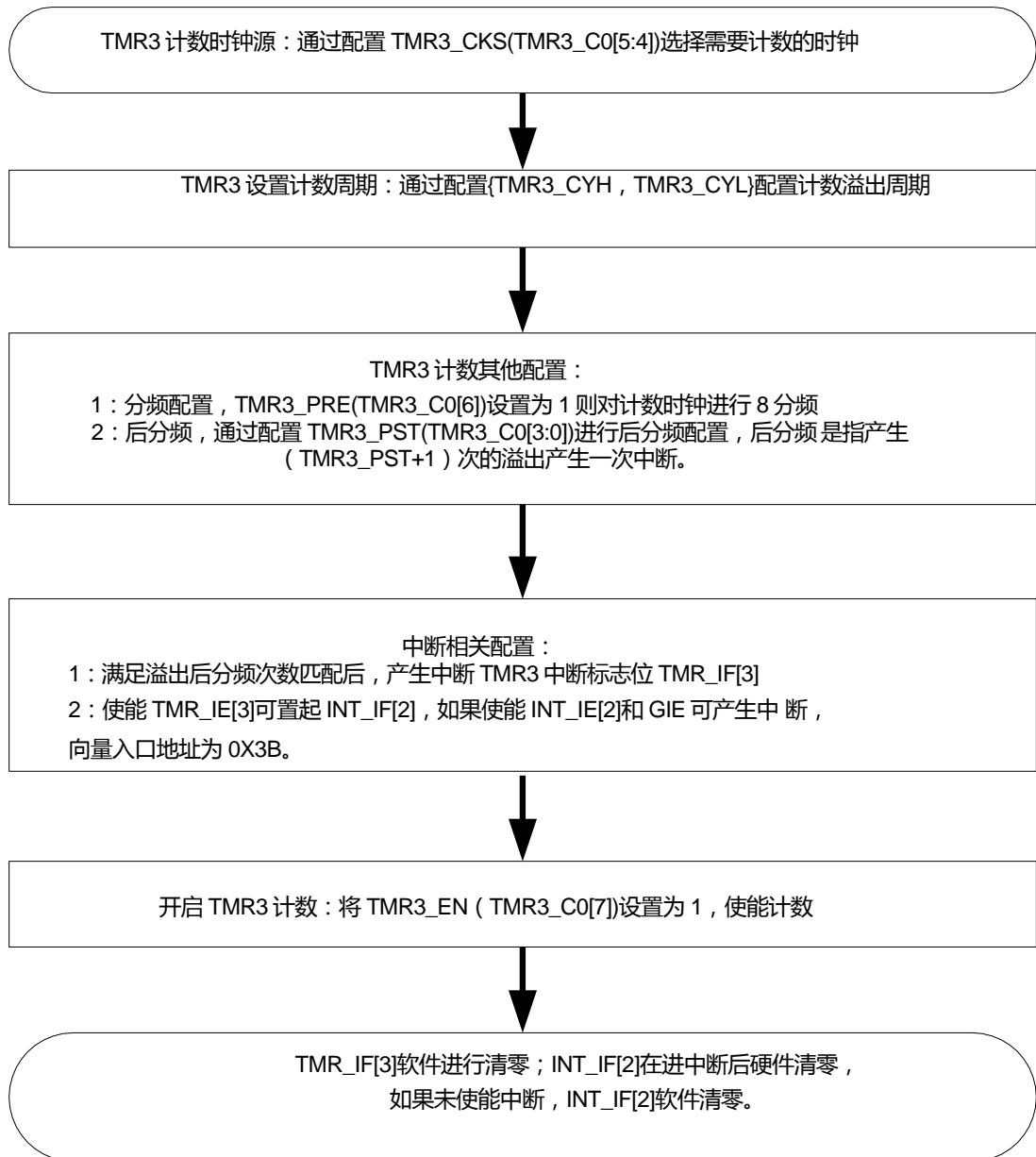


图表 17 TMR3 功能框图



图表 18 TMR4 功能框图

TMR 操作流程 (以 TMR3 为例)



图表 19 TMR 操作流程

16.2 TMR 寄存器

TMRn_C0 TMRn 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-00		RW-0000			
TMRn_EN	TMRn_PRE	TMRn_CKS<1:0>		TMRn_PST<3:0>			

- Bit7 **TMRn_EN** : TMRn 使能位
 1 : 使能
 0 : 关闭
- Bit6 **TMRn_PRE** : TMRn 计数时钟 8 分频使能位
 1 : 使能
 0 : 关闭
- Bit5-4 **TMRn_CKS<1:0>** : TMRn 计数时钟选择位
 11 : TMR3 XOSC TMR4 为 LRC 时钟
 10 : HRC 内部高频时钟
 01 : EXCK 复用端口输入
 00 : SYS_CLK 系统时钟源
- Bit3-0 **TMRn_PST<3:0>** : TMRn 后分频位
 TMRn 的 n 次溢出产生中断 (n = TMRn_POS<3:0> + 1)

TMRn_C1 TMRn 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0	RW-0
TMR3_GS	TMR3_GE	TMR2_GS	TMR2_GE	TMR1_GS	TMR1_GE	TMR0_GS	TMR0_GE

- Bit7 **TMR4_GS** : TMR4 门控极性选择位
 1 : T4G 输入低电平计数
 0 : T4G 输入高电平计数
- Bit6 **TMR4_GE** : TMR4 门控使能位 (T4G 管脚和 TMR4_EN 共同控制 TMR4 计数)
 1 : 使能 (使能后需要根据 TMR4_GS 设置和 T4G 输入相对应是才可计数)
 0 : 关闭 (关闭状态下 TMR 仅需使能 TMR4_EN 既可以计数)
- Bit5 **TMR3_GS** : TMR3 门控极性选择位
 1 : T2G 输入低电平计数
 0 : T2G 输入高电平计数
- Bit4 **TMR3_GE** : TMR3 门控使能位 (T3G 管脚和 TMR3_EN 共同控制 TMR3 计数)
 1 : 使能 (使能后需要根据 TMR3_GS 设置和 T3G 输入相对应是才可计数)
 0 : 关闭 (关闭状态下 TMR 仅需使能 TMR4_EN 既可以计数)
- Bit3-0 保留

TMRnL TMRn 计数寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMRn<7:0>							

- Bit7-0 **TMRn<7:0>** : TMRn 计数值低 8 位, 写时应先低位后高位; 读出时先高位后低位

TMRnH TMRn 计数寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMRn<15:8>							

Bit7-0 **TMRn<15:8>** : TMRn 计数值高 8 位, 写时应先低位后高位; 读出时先高位后低位

TMRn_CYL TMRn 周期寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMRn_CY<7:0>							

Bit7-0 **TMRn_CY<7:0>** : TMRn 周期值低 8 位

TMRn_CYH TMRn 周期寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TMRn_CY<15:8>							

Bit7-0 **TMRn_CY<15:8>** : TMRn 周期值高 8 位

ZCP_C0 TMR4 外部 GATE 控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0						
RW-00_0000							
FLT_EN	TR_SET	FLT_CNT<5:0>					

Bit7 **FLT_EN**
 1 : 使能
 0 : 禁止

Bit6 **TR_SET**
 1 : T4G 管脚上升沿和下降沿触发 TMR4 计数, TMR4 溢出后关闭计数
 0 : 查看根据 TMR4_GS 配置来计数

Bit5-0 **FLT_CNT<5:0>** : TMR0 外围 GATE 计数滤波数
 滤波数= **FLT_CNT*4*TMR0_CLK**

通过该设置对过零信号进行滤波, 配合 TMR4 和 PWM 可做到对可控硅触发使用。

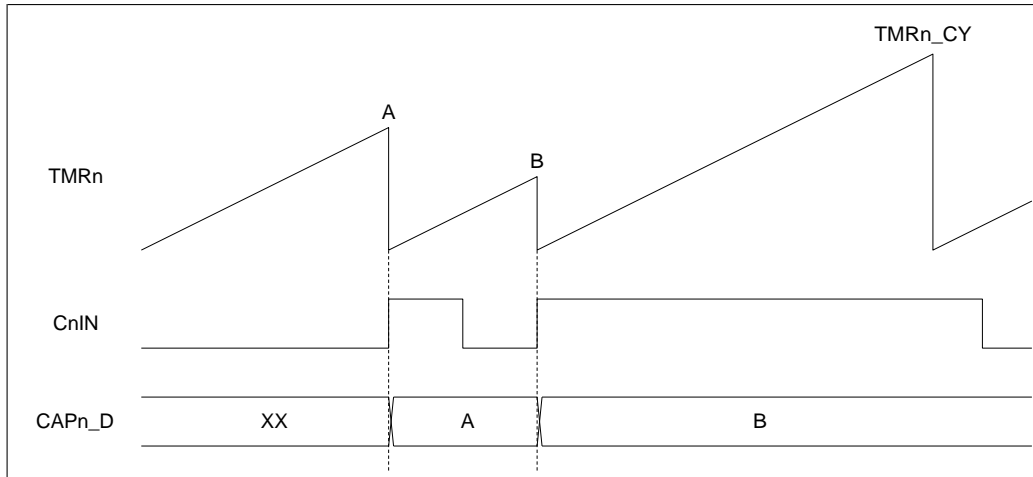
17 边沿捕捉器 CAP

芯片内置 3 路边沿捕捉器 CAP0~CAP2。

边沿捕捉器 CAP 为 TMR 的附加功能，工作时需选定一个 TMR 作为其工作时基。

捕捉清零模式

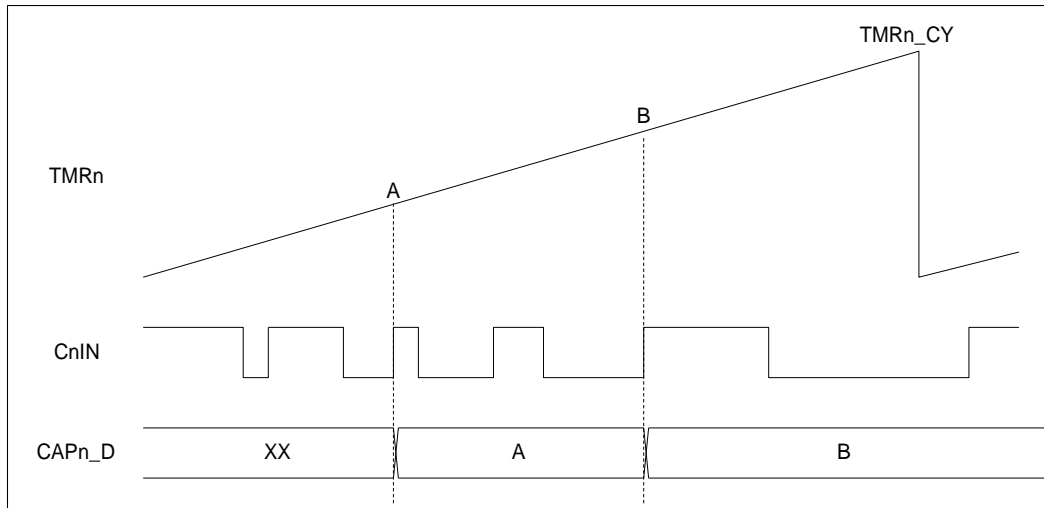
示例： $CAPn_MOD<1:0>=11$ ， $CAPn_EGS<1:0>=01$ ， $CAPn_CNT<1:0>=00$



图表 20 捕捉清零模式示例波形图

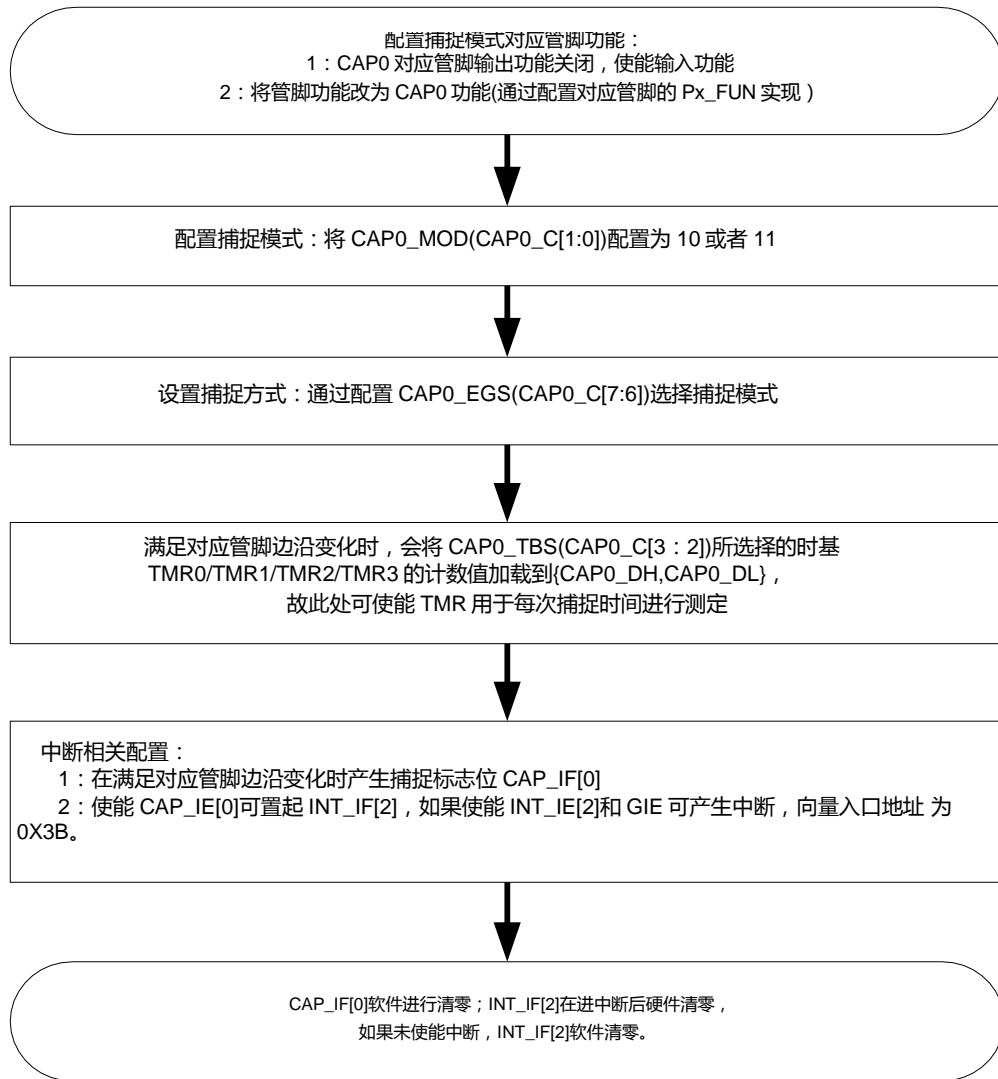
捕捉累加模式

示例： $CAPn_MOD<1:0>=10$ ， $CAPn_EGS<1:0>=11$ ， $CAPn_CNT<1:0>=01$



图表 21 捕捉累加模式示例波形图

CAP 操作流程 (以 CAP0 为例)



图表 22 CAP 操作流程图

17.1 CAP 寄存器

CAPn_C CAPn 捕捉控制寄存器 (与 PWMn_C 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
CAPn_EGS<1:0>		CAPn_CNT<1:0>		CAPn_TBS<1:0>		CAPn_MOD<1:0>	

Bit7-6 **CAPn_EGS<1:0>** : CAPn 捕捉边沿选择位

11 : 上升和下降沿都捕捉

10 : 下降沿捕捉

01 : 上升沿捕捉

00 : 保留

Bit5-4 **CAPn_CNT<1:0>** : CAPn 捕捉边沿个数选择位

11 : 16 个触发边沿产生 1 次捕捉事件

10 : 8 个触发边沿产生 1 次捕捉事件

01 : 4 个触发边沿产生 1 次捕捉事件

00 : 1 个触发边沿产生 1 次捕捉事件

Bit3-2 **CAPn_TBS<1:0>** : CAPn 工作时基选择位

11 : 选择 TMR3

10 : 选择 TMR2

01 : 选择 TMR1

00 : 选择 TMR0

Bit1-0 **CAPn_MOD<1:0>** : CAPn 捕捉模式选择位

11 : 捕捉清零模式 (捕捉事件发生时, 将时基 TMR 清零)

10 : 捕捉累加模式 (捕捉事件发生时, 时基 TMR 继续累加)

01 : 保留 (用于 PWM 模式)

00 : 关闭

CAPn_DL CAPn 捕捉寄存器低 8 位 (与 PWMn_R0L 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
CAPn_D<7:0>							

Bit7-0 **CAPn_D<7:0>** : CAPn 捕捉值低 8 位

CAPn_DH CAPn 捕捉寄存器高 8 位 (与 PWMn_R0H 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
CAPn_D<15:8>							

Bit7-0 **CAPn_D<15:8>** : CAPn 捕捉值高 8 位

18 脉宽调制器 PWM

18.1 描述

芯片内置 3 路 16+3 位脉宽调制器 PWM0~PWM2。PWM 支持边沿对齐和中心对齐。

脉宽调制器 PWM 依靠 TMR 计数，工作时需选定一个 TMR 作为工作时基。在选择时基时，根据应用系统的需求，可多组 PWM 选择同一个 TMR 时基，也可分别选择不同的 TMR 时基。当选择同一 TMR 时基时，采用同一时基工作的多组 PWM 的输出频率是相同的。

PWM 周期

PWM 以所选定 TMR 作为时基进行工作，PWM 的周期即为所选定 TMR 的 TMRn_CY 寄存器所设定的计数周期。

PWM 匹配点

PWM 模块包含 1 组 16+3 位的匹配寄存器 PWMn_R0，且匹配寄存器各有 1 级缓冲器

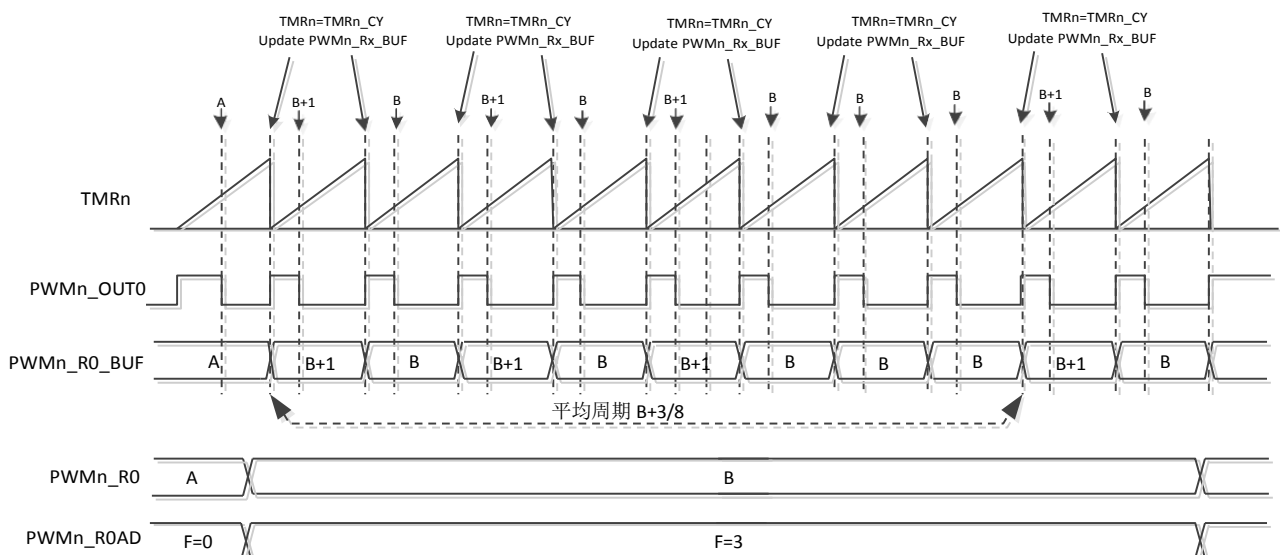
PWMn_R0_BUF 对应于 PWMn 的 1 路输出通道。当 PWM 关闭时，写匹配寄存器会同时将写入值更新到匹配缓冲器中；当 PWM 运行时，写匹配寄存器不会立即更新匹配缓冲器，而是在一个完整的 PWM 周期结束时才将匹配寄存器的内容更新到匹配缓冲器中。PWM 工作时，时基的计数值会实时和匹配缓冲器进行比较，当 PWM 时基计数值与匹配缓冲器值相等时，即为匹配点。用户可分别设定 PWM 周期内匹配点前和匹配点后的 PWM 输出电平。

PWM 输出初始态

当 PWM 模块不使能 PWM 波形输出初始态，用户可设定初始态的输出电平。当然，这个初始态的输出电平是否通过 PWM 复用端口输出，要取决于相应复用端口的设置。

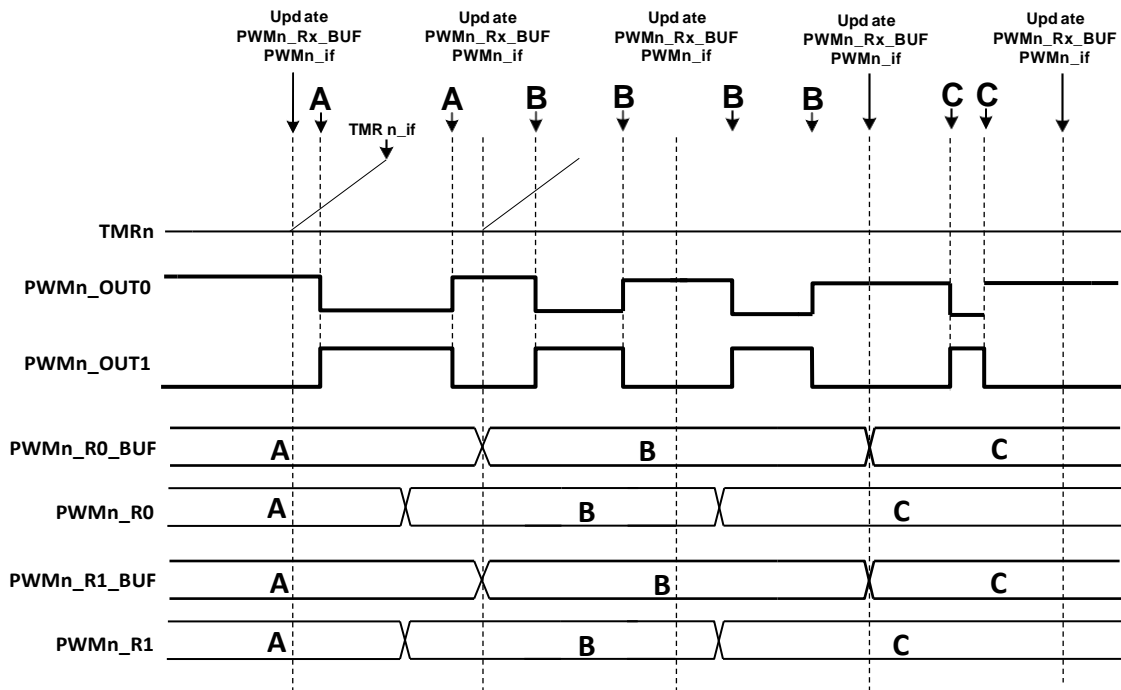
示例 1：边沿对齐，无死去，扩展设置为 3，设置如下：

PWMn_DT<7:0>=00H, PWMn0_T=0, PWMn0_P=1, PWMn_R0EX=3



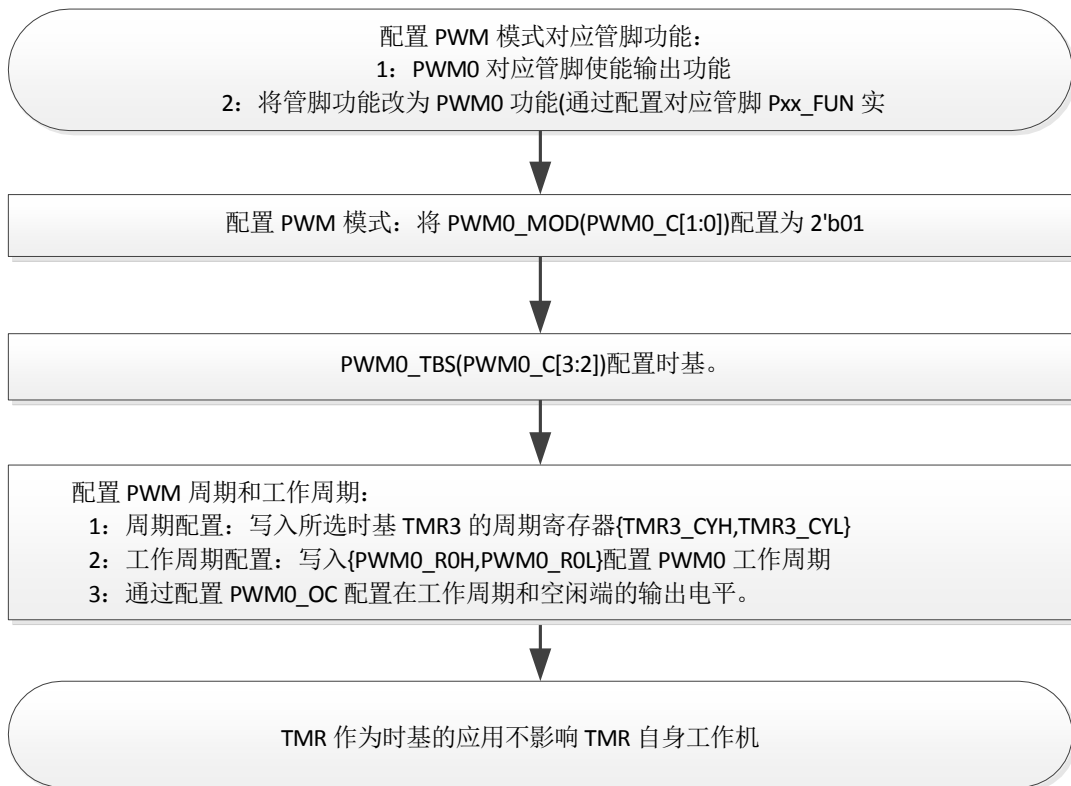
图表 23 PWM 边沿对齐工作示例波形图

示例 2：中心对齐，设置如下：



图表 24 PWM 中心对齐工作示例波形图

PWM 操作流程（以 PWM0 为例）



图表 25 PWM 操作流程

18.2 PWM 寄存器

PWMn_C PWMn 控制寄存器 (与 CAPn_C 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
PWMn_SPS<1:0>		PWM_MD<1:0>		PWMn_TBS<1:0>		PWMn_MOD<1:0>	

Bit7-6 **PWMn_SPS<1:0>** : PWMn 刹车模式选择位 (刹车后 PWM 模式关闭, 需要软件启动)

11 : 软件刹车 (写 “11” 立即进入刹车状态)

10 : 比较器输出低刹车

01 : STP 复用端口输入低电平刹车

00 : 关闭刹车功能

Bit5-4 **PWM_MD<1:0>**

11 : 保留

10 : 保留

01 : 中心对齐模式 (时基选择为 TMR3 时支持)

00 : 边沿对齐模式

Bit3-2 **PWMn_TBS<1:0>** : PWMn 工作时基选择位

11 : 保留

10 : 保留

01 : 选择 TMR4

00 : 选择 TMR3

Bit1-0 **PWMn_MOD<1:0>** : PWMn 模式选择位

1x : 保留

01 : PWM 模式

00 : 关闭

PWMn_R0L PWMn 匹配点寄存器低 8 位 (与 CAPn_DL 寄存器复用) 写入先高后低

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
PWMn_R0<7:0>							

Bit7-0 **PWMn_R0<7:0>** : PWMn0 占空比低 8 位

PWMn_R0H PWMn 匹配点寄存器高 8 位 (与 CAPn_DH 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
PWMn_R0<15:8>							

Bit7-0 **PWMn_R0<15:8>** : PWMn0 占空比高 8 位

PWMn_R1L PWMn 匹配点寄存器低 8 位, 写入先高后低

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
PWMn_R1<7:0>							

Bit7-0 **PWMn_R1<7:0>** : PWMn1 占空比低 8 位

PWMn_R1H PWMn 匹配点寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
PWMn_R1<15:8>							

Bit7-0 **PWMn_R1<15:8>** : PWMn1 占空比高 8 位

PWMn_OC PWMn 输出控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-000			RW-0	RW-0	RW-0	RW-1
—	PWMn_REX<2:0>			PWMn1_T	PWMn0_T	PWMn1_P	PWMn0_P

- Bit7 保留
- Bit6-4 **PWMn_REX** : PWMn 平均占空比扩展位
- Bit3 **PWMn1_T** : PWMn 通道 1 输出初始态选择位
 1 : 输出高电平
 0 : 输出低电平
- Bit2 **PWMn0_T** : PWMn 通道 0 输出初始态选择位
 1 : 输出高电平
 0 : 输出低电平
- Bit1 **PWMn1_P** : PWMn 通道 1 输出配置
 1 : 匹配点前输出值 0 , 匹配点后输出 1
 0 : 匹配点前输出值 1 , 匹配点后输出 0
- Bit0 **PWMn0_P** : PWMn 通道 0 输出配置
 1 : 匹配点前输出值 0 , 匹配点后输出 1
 0 : 匹配点前输出值 1 , 匹配点后输出 0

PWMn_DT PWMn 输出控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
PWMn_DT<7:0>							

- Bit7-0 **PWMn_D<7:0>** : 死区延时时间

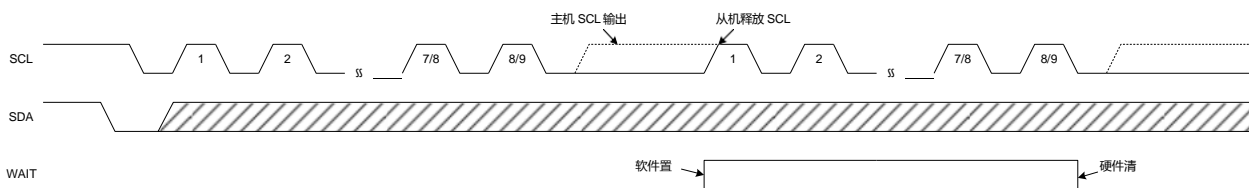
19 IIC 总线控制器

19.1 描述

芯片内置 1 路 IIC 总线控制器，功能特性如下：

- 支持主控模式（仅支持单主机，不支持多主仲裁）
- 支持从动模式（仅支持 7 位从机地址，从机地址可设置）
- 支持通信等待功能
- 支持通信超时检测

IIC 通信等待



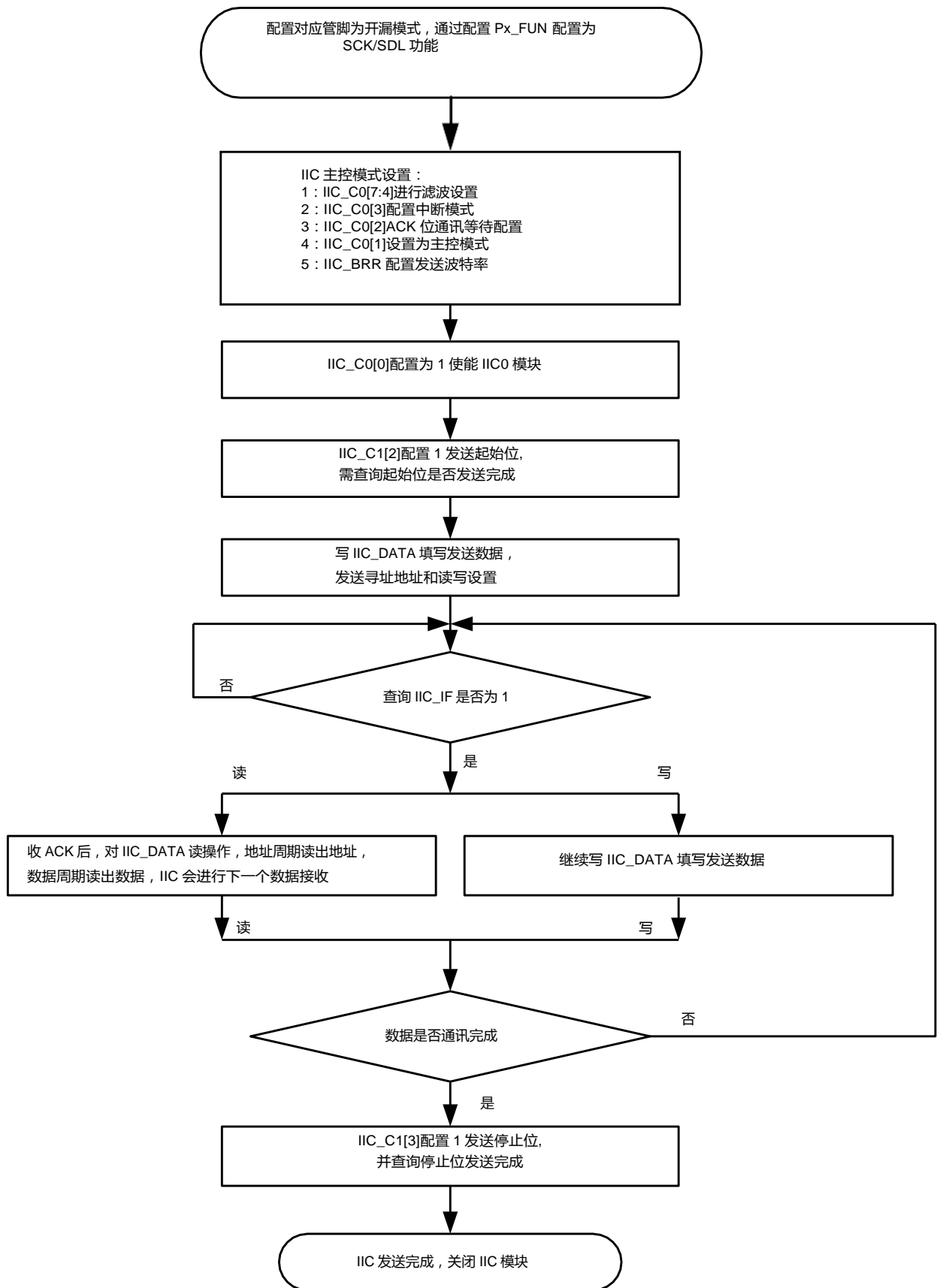
图表 26 IIC 通信等待波形示意图

IIC 总线控制器支持通信等待功能，通过 **IIC_C0.WTEN** 位使能。在**主控模式**中使能通信等待功能，当 IIC 总线上每完成一个字节的发送或接收后，主机将时钟线 SCL 释放为高电平，并实时检测 SCL 线上的电平状态。如果 SCL 为高电平，则继续进行后续时钟发送；如果 SCL 被从机拉为低电平，说明从机没有作好通信准备，强制进入通信等待状态，则主机一直等到从机重新将 SCL 线释放为高电平后，才继续进行后续时钟发送。在**从动模式**中使能通信等待功能，当 IIC 总线上每完成一个字节的发送或接收后，从机自动将时钟线 SCL 拉为低电平，强制进入通信等待状态。待从机作好通信准备后，通过将 **IIC_C1.WAIT** 位置 1 将 SCL 线释放为高电平，主机检测到这个高电平后会继续进行后续传输。

IIC 通信超时检测

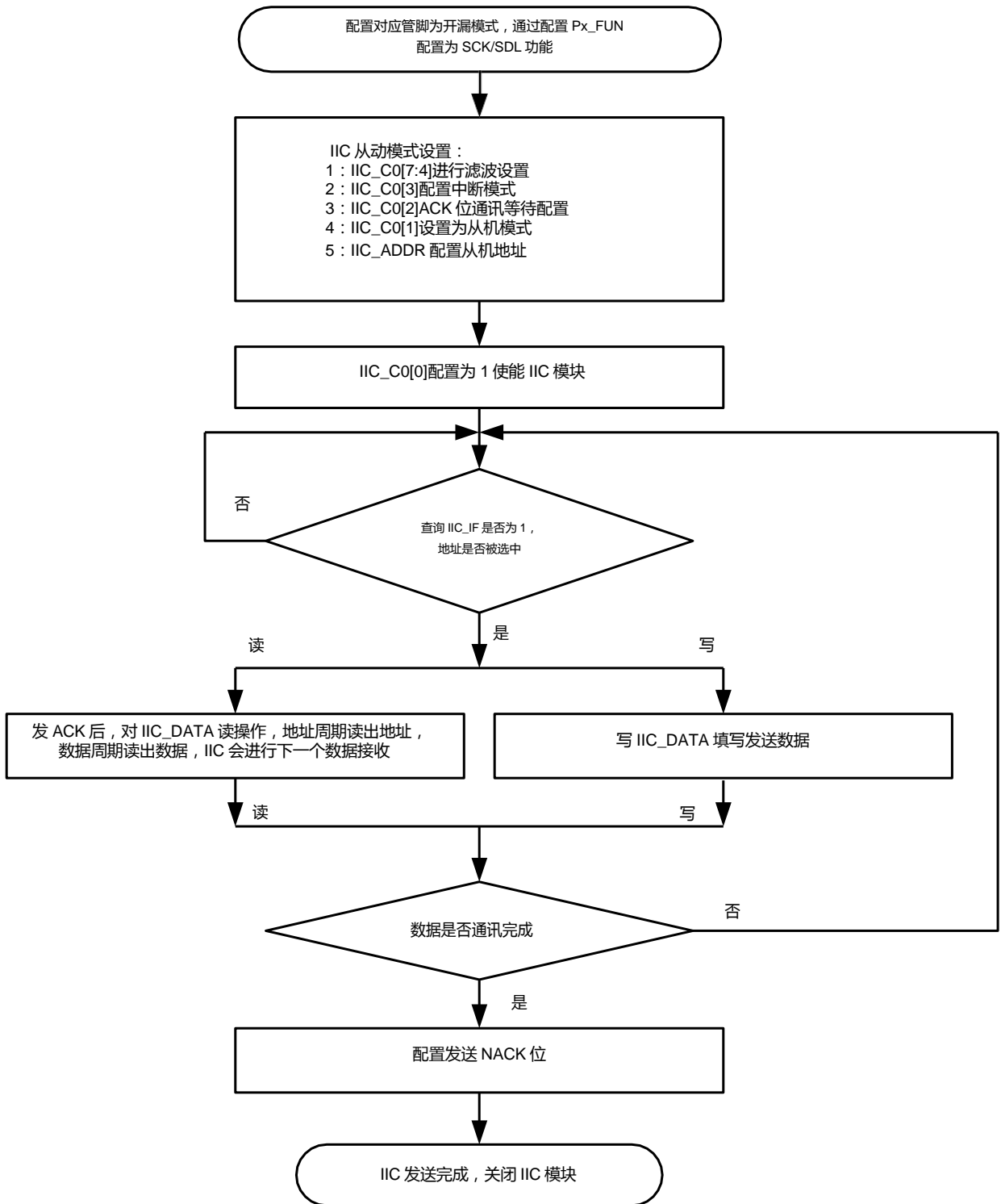
IIC 通信中，由于存在通信等待等主、从机之间的握手机制，因此有可能在异常情况下导致通信死锁。使能通信超时检测功能，可以通过超时中断发现通信中的异常死锁，以便进行软件处理。超时检测功能检测 IIC 总线上 SCL 线低电平的持续时间，如果 SCL 线低电平的持续时间超过 **IIC_TOC.IIC_OVT** 所设定的超时时间，则会产生 IIC 超时中断。

IIC 主控通讯流程



图表 27 IIC 主控通讯流程图

IIC 从机通讯流程



图表 28 IIC 从机通讯流程图

19.2 IIC 寄存器

IIC0_C0 IIC 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0	RW-0	RW-0	RW-0
IIC_SMPF<3:0>				IIC_IM	WTEN	IIC_MD	IIC_EN

Bit7-4 **IIC_SMPF<3:0>** : SCL 和 SDA 采样滤波时间 (要求远小于波特率设定的时钟周期)
 滤波时间 $T_{FLT} = \frac{IIC_SMPF<3:0> + 1}{F_{SYSCLK}}$

Bit3 **IIC_IM** : IIC 位中断模式选择位
 1 : START 和 STOP 位不产生中断, 完成 1 个字节的接收或发送产生中断
 0 : START 和 STOP 位产生中断, 完成 1 个字节的接收或发送产生中断

Bit2 **WTEN** : IIC 等待功能使能位
 1 : 使能
 0 : 关闭

Bit1 **IIC_MD** : IIC 主/从模式选择位
 1 : 从动模式
 0 : 主控模式

Bit0 **IIC_EN** : IIC 使能位
 1 : 使能
 0 : 关闭

IIC0_C1 IIC 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	MTAI_MK	STOP	START	WAIT	ACK

Bit7-5 保留

Bit4 **MTAI_MK** : 地址传输完成中断屏蔽位 (作为从机读模式地址传输完成始终产生)
 1 : 地址传输完成产生中断
 0 : 地址传输完成不产生中断

Bit3 **STOP** : STOP 位发送位
 1 : 置 1 发送 STOP 位 (发送完成硬件自动清 0)
 0 : STOP 位发送完成

Bit2 **START** : START 位发送位
 1 : 置 1 发送 START 位 (发送完成硬件自动清 0)
 0 : START 位发送完成

Bit1 **WAIT** : 从机等待释放位 (仅在 **IIC_MD=1** 并且 **WTEN=1** 时有意义)
 1 : 置 1 释放从机等待状态 (完成下一字节传送时, 硬件自动清零)
 0 : 从机等待状态

Bit0 **ACK** : ACK 位发送选择位
 1 : 发送 NACK
 0 : 发送 ACK

IIC0_STA IIC 状态寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-0	R-0	R-0	R-0	R-0	R-0	RW-0	RW-0
SLV_ADF	SLV_RWF	STOP_F	START_F	ACK_F	BUF_ST	WERR	OERR

- Bit7 **SLV_ADF** : 从机已接收字节类型标志位
 1 : 当前接收完成的字节为数据
 0 : 当前接收完成的字节为地址
- Bit6 **SLV_RWF** : 从机读写标志位
 1 : 主机读从机
 0 : 主机写从机
- Bit5 **STOP_F** : STOP 位检测标志位
 1 : 检测到 IIC 总线上有 STOP 位 (清 IIC_IF.IIC_IF 位时同步被清 0)
 0 : 未检测到 IIC 总线上有 STOP 位
- Bit4 **START_F** : START 位检测标志位
 1 : 检测到 IIC 总线上有 START 位 (清 IIC_IF.IIC_IF 位时同步被清 0)
 0 : 未检测到 IIC 总线上有 START 位
- Bit3 **ACK_F** : ACK 位检测标志位
 1 : 检测到 NACK
 0 : 检测到 ACK
- Bit2 **BUF_ST** : 缓冲器状态位
 接收模式
 1 : 接收缓冲器满 (读 IIC_DATA 寄存器时同步被清 0)
 0 : 接收缓冲器未满 发
 送模式
 1 : 发送缓冲器空 (写 IIC_DATA 寄存器时同步被清 0)
 0 : 发送缓冲器未空
- Bit1 **OVT_F** : IIC 超时标志位
 1 : 超时 (清 IIC_IF.IIC_IF 位时同步清 0 , 也可软件清 0)
 0 : 未超时
- Bit0 **BFOV_F** : 缓冲器溢出标志位接收
 模式 1 : 接收缓冲器溢出 (软件清 0)
 0 : 接收缓冲器未溢出
 发送模式
 1 : 发送写缓冲器溢出 (软件清 0)
 0 : 发送写缓冲器未溢出

IIC0_BRR IIC 波特率寄存器 (用于主控模式, 从动模式下复用为 IIC_ADDR 寄存器)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	IIC_BRR<6:0>						

Bit7 保留

 Bit6-0 **IIC_BRR<6:0>** : IIC 波特率

$$\text{波特率 IIC_BR} = \frac{F_{\text{SYSCLK}}}{(\text{IIC_BRR}<6:0> + 1) \times 4}$$
IIC0_ADDR IIC 从地址寄存器 (用于从动模式, 主控模式下复用为 IIC_BRR 寄存器)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	IIC_ADDR<6:0>						

Bit7 保留

 Bit6-0 **IIC_ADDR<6:0>** : IIC 从机地址

IIC0_DATA IIC 数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
IIC_DATA<7:0>							

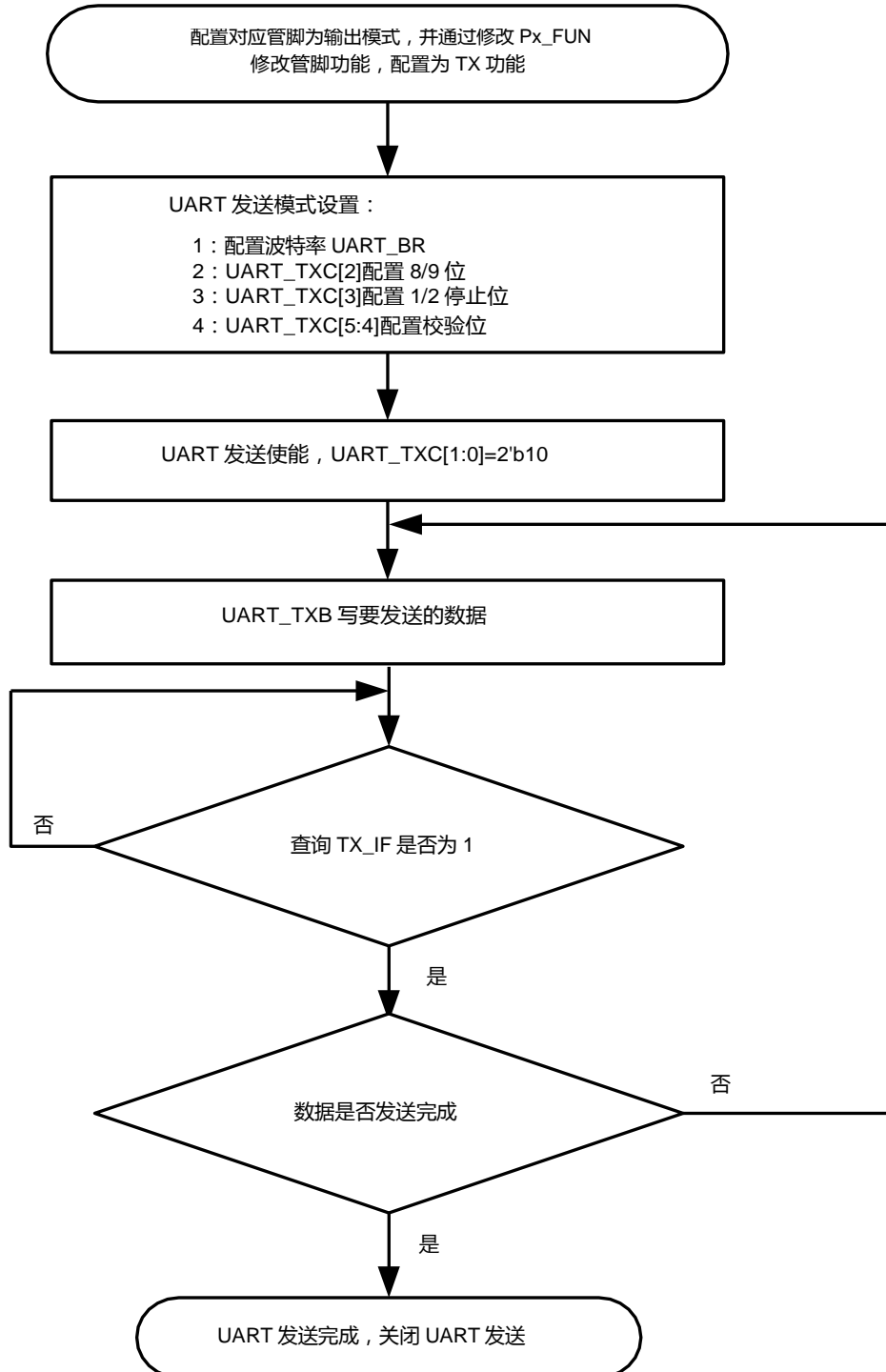
 Bit7-0 **IIC_DATA<7:0>** : IIC 发送/接收数据

20 异步收发器 UART0/UART1

20.1 描述

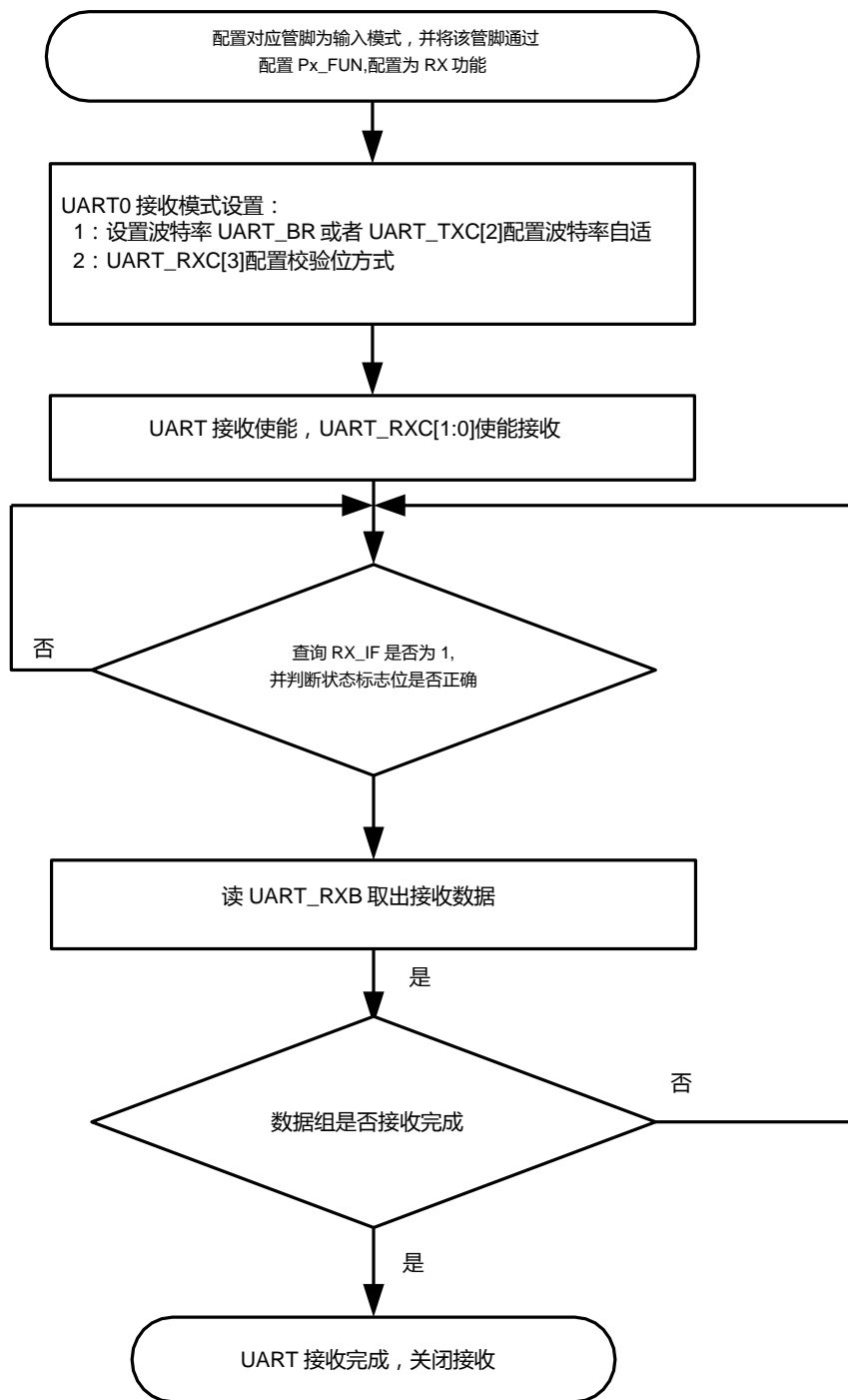
芯片内置 2 路 UART 异步收发器。

UART 发送操作流程



图表 29 UART 发送操作流程图

UART 接收操作流程



图表 30 UART 接收操作流程图

20.2 UART 寄存器

UARTn_BRL UARTn 波特率寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
UART_BRR<7:0>							

Bit7-0 **UART_BRR<7:0>** : UART 波特率低 8 位

UARTn_BRH UARTn 波特率寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
UART_BRR<15:8>							

Bit7-0 **UART_BRR<15:8>** : UART 波特率高 8 位

UARTn_RXC UARTn 接收控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-0	R-0	R-0	R-0	RW-0	—	RW-0	RW-0
FERR	OERR	PERR	RX9D	PARS	—	RXEN<1:0>	

Bit7 **FERR** : UARTn 接收帧错误标志位

- 1 : 有帧错误
- 0 : 无帧错误

Bit6 **OERR** : UARTn 接收溢出错误标志位

- 1 : 有溢出错误
- 0 : 无溢出错误

Bit5 **PERR** : UARTn 接收校验错误标志位 (仅在 **RXEN<1:0>=11** 时有效)

- 1 : 有校验错误
- 0 : 无校验错误

Bit4 **RX9D** : UARTn 接收第 9 位数据

Bit3 **PARS** : 奇偶校验选择位

- 1 : 偶校验
- 0 : 奇校验

Bit2 **保留**

Bit1-0 **RXEN<1:0>** : UARTn 接收使能位

- 11 : 使能 9 位数据接收 (影响奇偶校验标志 **PERR**)
- 10 : 使能 9 位数据接收 (不影响奇偶校验标志 **PERR**)
- 01 : 使能 8 位数据接收 (不影响奇偶校验标志 **PERR**)
- 10 : 关闭 RX 接收功能

UARTn_RXB UARTn 接收数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
RXB<7:0>							

Bit7-0 **RXB<7:0>** : UARTn 接收数据

UARTn_TXC UARTn 发送控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
------	------	------	------	------	------	------	------

R-0	R-0	RW-00	RW-0	RW-0	RW-00
TXST	TXBF	TX9S<1:0>	STPS	TXDM	TXEN<1:0>

- Bit7 **TXST** : UARTn 发送状态标志位
 1 : UARTn 发送未完成
 0 : UARTn 发送已完成
- Bit6 **TXBF** : UARTn 发送缓冲区满标志位
 1 : UARTn 发送缓冲区满
 0 : UARTn 发送缓冲区空
- Bit5-4 **TX9S<1:0>** : UARTn 发送第 9 位数据格式选择位
 11 : 发送数据 1
 10 : 发送数据 0
 01 : 发送偶校验
 00 : 发送奇校验
- Bit3 **STPS** : 发送 STOP 位长度选择位
 1 : 发送 2 位 STOP 位
 0 : 发送 1 位 STOP 位
- Bit2 **TXDM** : UARTn 发送数据格式选择位
 1 : 9 位数据
 0 : 8 位数据
- Bit1-0 **TXEN<1:0>** : UARTn 发送使能位
 11 : 使能, 发送空闲和发送寄存器空均产生中断
 10 : 使能, 发送空闲产生中断
 01 : 使能, 发送寄存器空产生中断
 00 : 关闭

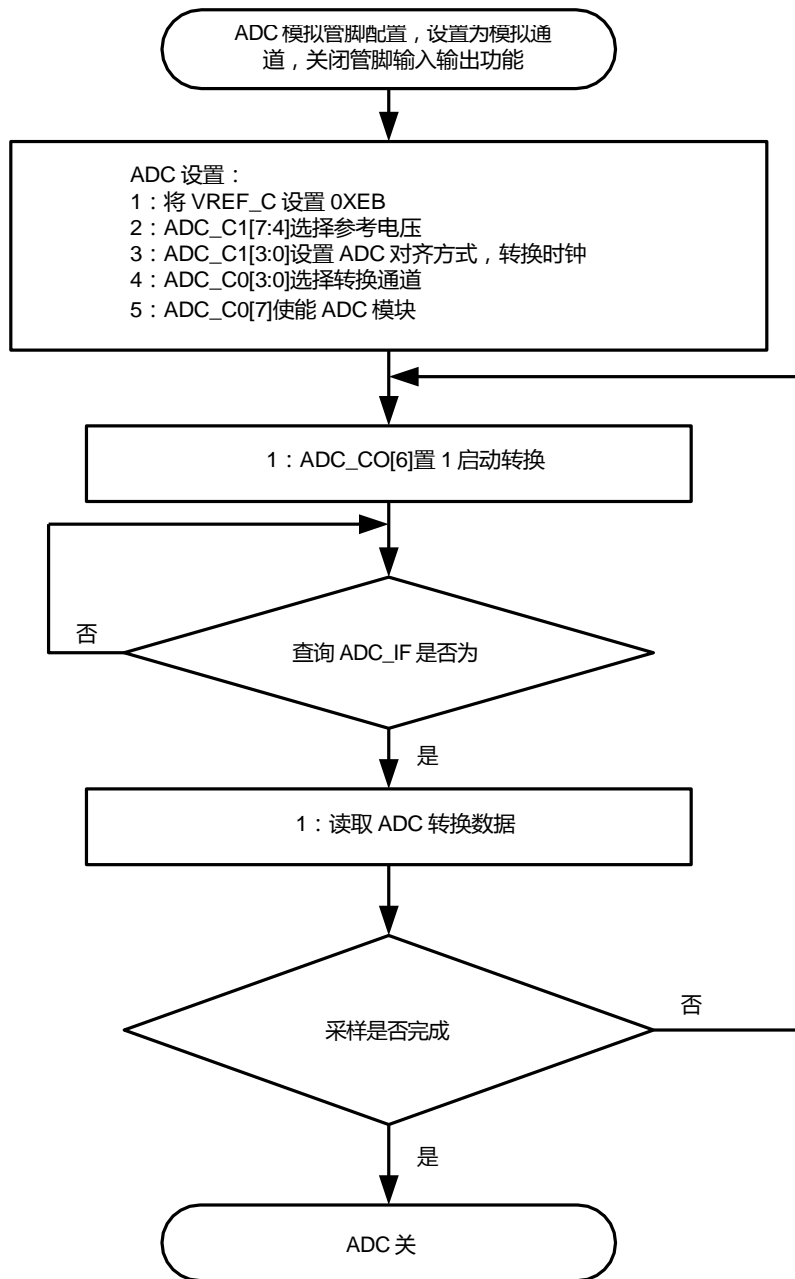
21 模数转换器 ADC

21.1 描述

芯片内置 12 位 SAR 结构 ADC，支持高速模式（最高采样率 100KHz）。

- 支持 18 个外部采样通道 AN0~AN17
- 支持内部 1/4VDD 检测通道
- 支持内部运放检测通道

ADC 操作流程



图表 31 ADC 操作流程

21.2 ADC 寄存器

ADC_C0 ADC 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—			RW-1_1111		
ADC_EN	S_TRG	—			CH_SEL<4:0>		

- Bit7 **ADC_EN** : ADC 使能位
 1 : 使能
 0 : 关闭
- Bit6 **S_TRG** : ADC 软件触发位
 1 : 触发 ADC 转换
 0 : 转换完成 (硬件自动清 0)
- Bit5 **保留**
- Bit4-0 **CH_SEL<4:0>** : ADC 采样通道选择位
 其他 : 所有通道关闭 10100 : 运放输出
 10011 : 选择内部 1/4 VDD 通道
 10010 : 选择通道 AN18
 10001 : 选择通道 AN17

 00001 : 选择通道 AN1
 00000 : 选择通道 AN0

ADC_C1 ADC 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				—	RW-0		RW-00
				—	ADC_DM		ADC_CKS<1:0>

- Bit7-4 **VREFP_S ADC 参考选择 (使用 VREF 需要先开启 VREF)**
 1111 : 选择内部 VREF 0.2V 1110 : 选择内部 VREF 0.5V
 1101 : 选择内部 VREF 1.2V 1100 : 选择内部 VREF 1.5V
 1011 : 未用 1010 : 选择内部 VREF 1.024V
 1001 : 选择内部 VREF 2.048V 1000 : 选择内部 VREF 2.5V
 0010 : ADVP 复用端口输入参考 0001 : 选择内部 VDD
 0000 : 关闭
- Bit3 **保留**
- Bit2 **ADC_DM** : ADC 转换数据格式选择位
 1 : 左对齐 (结果放置{**ADC_DH<7:0>**, **ADC_DL<7:4>**})
 0 : 右对齐 (结果放置{**ADC_DH<3:0>**, **ADC_DL<7:0>**})
- Bit1-0 **ADC_CKS<1:0>** : ADC 转换时钟 ADC_CLK 选择位
 10 : SYS_CLK 8 分频 11 : SYS_CLK 16 分频
 00 : SYS_CLK 2 分频 01 : SYS_CLK 4 分频

ADC_C2 ADC 控制寄存器 2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		—	RW-011		
TRG_S<1:0>		ADC_CNT<1:0>		—	SMP_T<2:0>		

Bit7-6 **TRG_S<1:0>** : 触发方式选择位

- 11 : 软件触发 (S_TRG 触发转换)
- 10 : TMR3 计数值匹配 ADC_TR_R0 值后触发 ADC , 再 PWM1_R0+ADC_TR_R0 后再次触发 ADC,此处需注意是整体的周期限制不要溢出。
- 01 : TMR3 计数值匹配 ADC_TR_R0 值后触发ADC
- 00 : 软件触发 (S_TRG 触发转换)

Bit5-4 **ADC_CNT<1:0>** : ADC 转换次数选择位

- 11 : 8 次转换取平均 10 : 4 次转换取平均
- 01 : 2 次转换取平均 00 : 1 次转换

Bit3 保留

Bit2-0 **SMP_T<2:0>** : ADC 采样时间控制位

采样时间 $T_{SAMPLE} = (SMP_T<2:0> \times 2 + 1) \times T_{ADC_CLK}$

ADC_DL ADC 结果寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
ADC_DL<7:0>							

Bit7-0 **ADC_DL<7:0>** : ADC 结果寄存器低 8 位

ADC_DH ADC 结果寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
ADC_DH<7:0>							

Bit7-0 **ADC_DH<7:0>** : ADC 结果寄存器高 8 位

ADC_TG_R0L TMR2 触发 ADC 延时值低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
ADC_TG_R0L<7:0>							

Bit7-0 **ADC_TG_R0L<7:0>** : TMR2 触发 ADC 延时值低位

ADC_TG_R0H TMR2 触发 ADC 延时值高 8 位

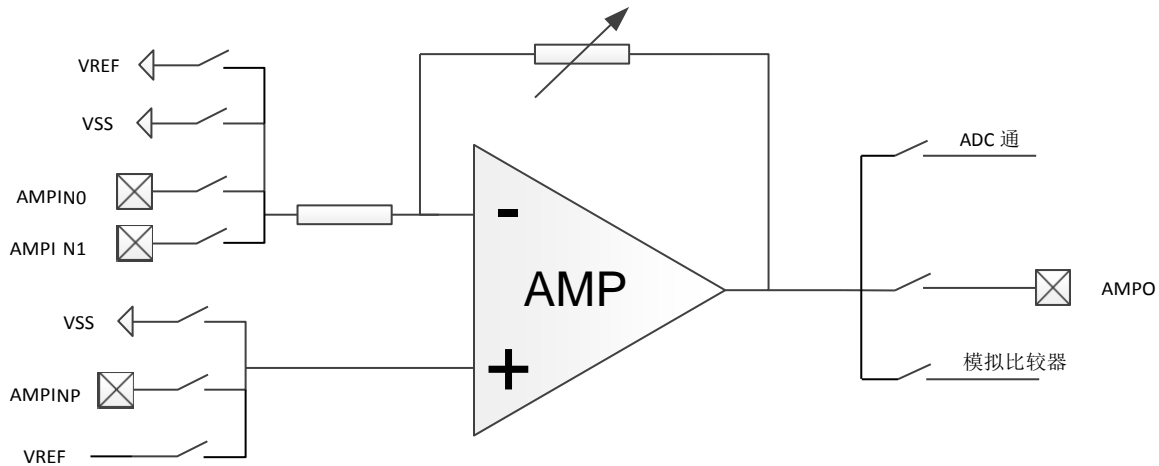
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
ADC_TG_R0H<7:0>							

Bit7-0 **ADC_TG_R0L<7:0>** : TMR2 触发 ADC 延时值高位

22 运放 AMP

22.1 描述

支持同向放大和反向放大，放大信号可接到端口输出，也可直接接到 ADC 通道或者模拟比较器



图表 32 运放框图

22.1 AMP 寄存器

AMP_C0 AMP 配置寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW_0	RW_0	RW_0	RW_00		RW_000		
AO_SEL2	AO_SEL1	AO_SEL0	AP_SEL<1:0>		AN_SEL<2:0>		

- Bit7 **AO_SEL2** : AMP 输出连接到 ADC 通道
 0 : 禁止
 1 : 使能
- Bit6 **AO_SEL1** : AMP 输出连接到 AMPO
 0 : 禁止
 1 : 使能
- Bit5 **AO_SEL0** : AMP 输出连接到比较器正端 (使用 TK 无法使用该功能)
 0 : 禁止
 1 : 使能
- Bit4-3 **AP_SEL<1:0>** : AMP 正向端连接到 VSS
 00 : 禁止
 01 : 连接 VSS
 10 : 连接 VREF
 11 : 连接 AMPINP
- Bit2-0 **AN_SEL<2:0>** : AMP 负向端连接方式
 111 : 连接 AMPIN0

101 : 连接 VREF 110 : 连接 AMPIN1
 0xx : 禁止 100 : 连接 VSS

AMP_C1 AMP 配置寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—	—	RW-0000			
AMP_EN	BUF_EN	—	—	AMP_GAIN<3:0>			

Bit7 **AMP_EN** : AMP 使能控制位

1 : 使能
 0 : 禁止

Bit6 **BUF_EN** : AMP 在使用 VREF 驱动 buf 使能控制位

1 : 使能
 0 : 禁止

Bit5-4 保留

Bit3-0 **AMP_GAIN <3:0>** : AMP1 同向 放大倍数

1111 : 100 倍	1110 : 96 倍	1101 : 80 倍	1100 : 64 倍
1011 : 50 倍	1010 : 48 倍	1001 : 32 倍	1000 : 24 倍
0111 : 20 倍	0110 : 16 倍	0101 : 10 倍	0100 : 8 倍
0011 : 5 倍	0010 : 4 倍	0001 : 2 倍	0000 : 1 倍

23 触控按键控制器 TK

23.1 描述

芯片内置电容式触控按键检测模块，可将连接于 TKn 复用引脚的触控按键电容值转换为 TK_CNT 的计数值，用户可通过调整外部基准电容 TKCX 的容值大小，以及设置 TK_C1.TK_VRFS<2:0>位调整 TKCX 充电到的参考电压，以适用于各种不同的应用环境。

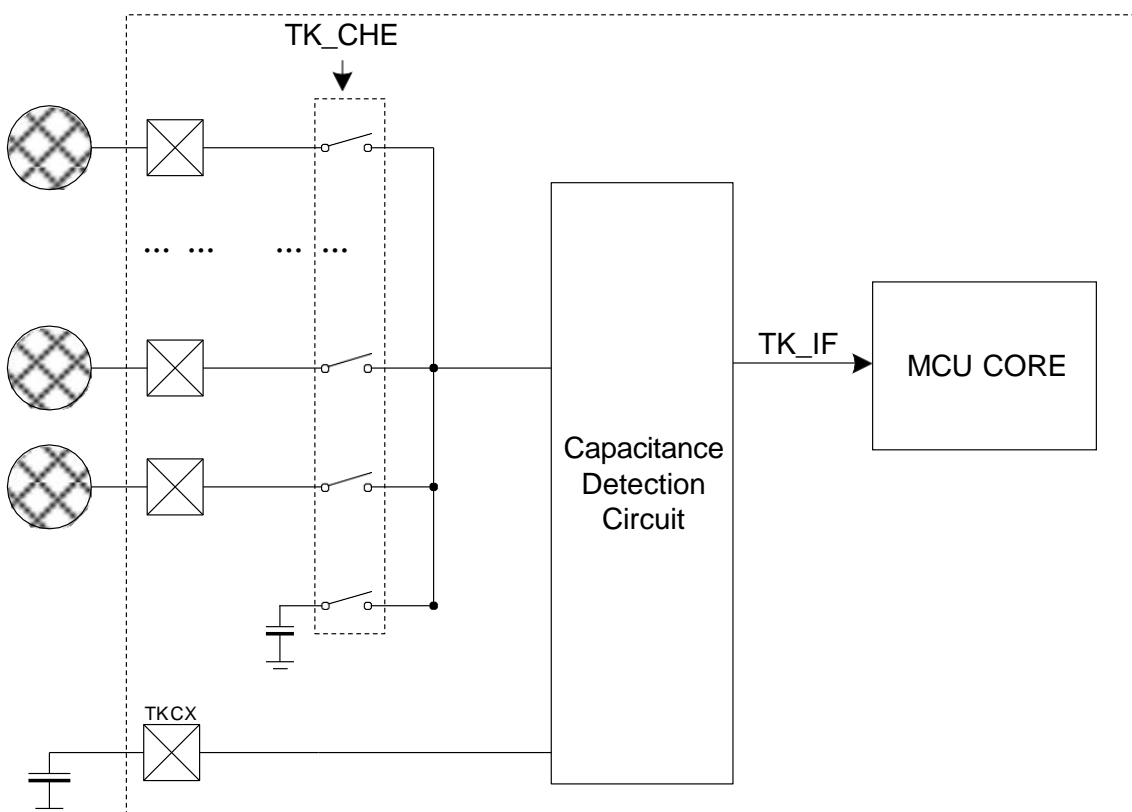
芯片最多支持 24 路触控按键检测通道 TK1~TK24，需注意的是，使能 TK 模块必须使能 VREF 模块

TK 扫描溢出 如果扫描放大倍数设置不合适，或者扫描过程中有异常干扰，都可能导致扫描过程中 TK_CNT 计数溢出。溢出时将 TK 扫描溢出标志位 TK_C0.TK_OV 置 1，同时触发 TK 中断。

TK 扫描启动错误

启动扫描前，如果未对 TKCX 电容进行初始化，会产生启动错误。启动错误发生时将 TK 扫描启动错误标志位 TK_C0.TK_ERR 置 1，同时触发 TK 中断。

23.2 TK 功能框图



图表 33 TK 功能框图

23.3 TK 寄存器

TK_C0 TK 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—	—	R-0	R-0	—	RW-0
TK_EN	VTKS_EN	—	—	TK_OV	TK_ERR	—	TK_GO

- Bit7 **TK_EN** : TK 模块使能位
 1 : 使能
 0 : 关闭
- Bit7 **VTKS_EN** : TK 模块基准使能位
 1 : 使能
 0 : 关闭
- Bit5-4 保留
- Bit3 **TK_OV** : TK 扫描溢出标志位
 1 : 上一次扫描结果溢出
 0 : 上一次扫描结果未溢出
- Bit2 **TK_ERR** : TK 扫描启动错误标志位
 1 : 上一次扫描发生启动错误
 0 : 上一次扫描未发生启动错误
- Bit1 保留
- Bit0 **TK_GO** : TK 扫描触发位
 1 : 启动 TK 扫描
 0 : TK 扫描已完成

TK_C1 TK 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	RW-000		
TK_FLT<3:0>				—	TK_VRFS<2:0>		

- Bit7-4 **TK_FLT<3:0>** : TK 滤波控制位
 0000 : 滤波关闭
 其他 : TK 滤波时间 $T_{FLT} = \frac{TK_FLT<3:0> + 1}{F_{TKCLK}}$
- Bit3 保留
- Bit2-0 **TK_VRFS<2:0>** : TK 检测阈值选择位, 需使能 VREF 模块, 请查看 18 节
 111 : 2.0V 110 : 1.6V 101 : 1.4V 100 : 1.2V
 011 : 1.0V 010 : 0.8V 001 : 0.6V 000 : 0.2V

TK_C2 TK 控制寄存器 2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0_0000				RW-00		
SOFT_CK	TK_DIV<4:0>				TK_CKS<1:0>		

- Bit7 **SOFT_CK**
 1 : 设置为 1
 0 : 设置为 0

Bit6-2 **TK_DIV<4:0>** : TK 扫描时钟分频位

$$F_{TKCLK} = \frac{F_{TK_SRC}}{(TK_DIV<5:0> + 1) \times 2}$$

Bit1-0 **TK_CKS<1:0>** : TK 扫描时钟源 TK_SRC 选择位

11 : 软件控制 SOFT_CK

10 : 选择 HRC

01 : 选择 LRC

00 : 选择系统时钟 SYSCLK

TK_CHEL **TK 扫描通道使能寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TK_CHE<7:0>							

Bit7-0 **TK_CHE<7:0>** : TK 扫描通道使能位 (对应 TK8~TK1)

1 : 使能 TKn 扫描通道

0 : 关闭 TKn 扫描通道

TK_CHEM **TK 扫描通道使能寄存器中 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TK_CHE<15:8>							

Bit7-0 **TK_CHE <15:8>** : TK 扫描通道使能位 (对应 TK16~TK9)

1 : 使能 TKn 扫描通道

0 : 关闭 TKn 扫描通道

TK_CHEH **TK 扫描通道使能寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0_0000							
TK_CHE<23:16>							

Bit7-0 **TK_CHE <20:16>** : TK 扫描通道使能位 (对应 TK24~TK17)

1 : 使能 TKn 扫描通道

0 : 关闭 TKn 扫描通道

TK_CNTL **TK 扫描结果寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TK_CNT<7:0>							

Bit7-0 **TK_CNT<7:0>** : TK 扫描结果低 8 位

TK_CNTH **TK 扫描结果寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
TK_CNT<15:8>							

Bit7-0 **TK_CNT<15:8>** : TK 扫描结果高 8 位

24 内部参考电压 VREF

24.1 描述

芯片内置高精度参考电压模块 VREF，出厂校准精度 $< \pm 1\%$ 。

VREF 模块用于 ADC 和 TK 的内部参考电压，当 ADC 和 TK 选择 VREF 作为参考时，需预先通过 VREF_C 寄存器使能 VREF 模块，不使用 VREF 时需将模块关闭，以节省电流消耗。

24.2 VREF 寄存器

VREF_C VREF 配置寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
VREF_C<7:0>							

Bit7-0 **VREF_C<7:0>** : VREF 配置位
 EBH : 使能内部参考电压 00H :
 关闭 VREF 模块 其他 : 保留

25 LED/LCD 驱动

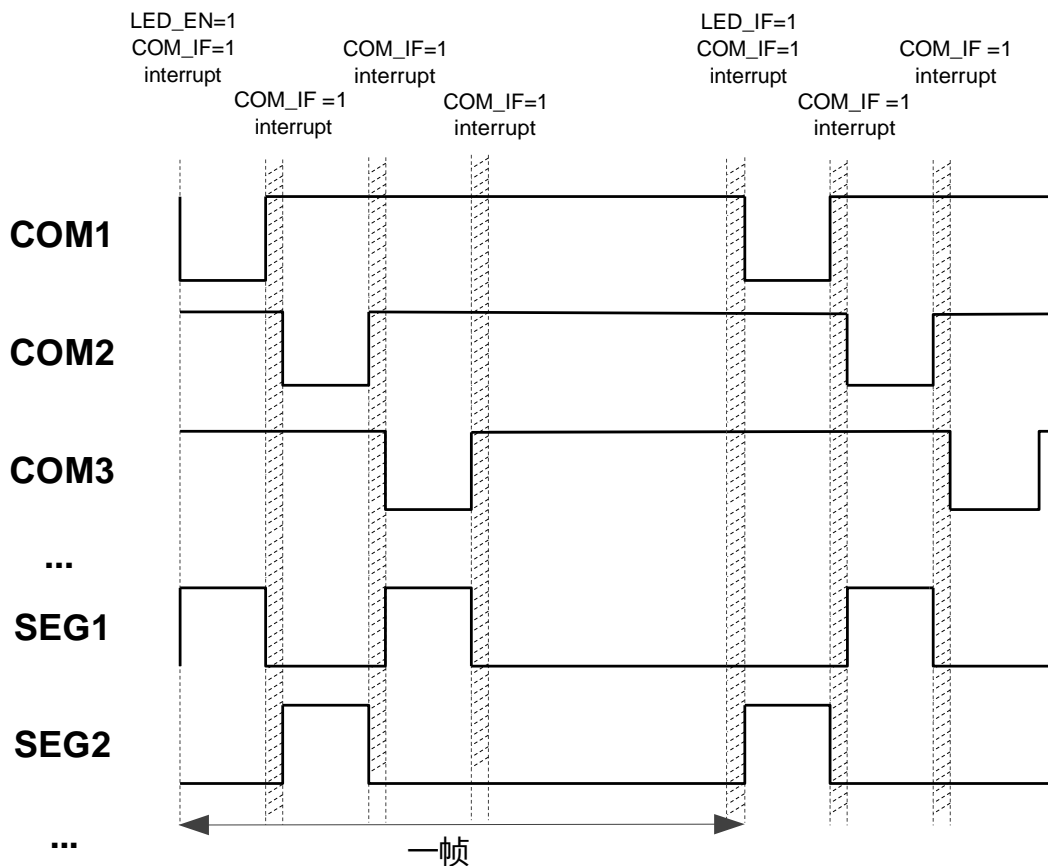
本芯片提供 LED 或 LCD 驱动，由于部分控制电路共用，LED 和 LCD 不支持同时应用。

25.1 LED 驱动描述

LED 驱动电路为共阴极驱动模式，最多支持 8 个 COM 端口和 12 个 SEG 端口

- 时钟源可选，支持 LRC，系统时钟，外部振荡器时钟
- 支持两种中断可选，每个 COM 刷新完成后产生 COM_IF，选择 COM 全刷新完成后产生 LED_IF
- COM 端口为大电流驱动口可配置两档灌电流 80mA，15mA，请查看 P0_IOL_CL，P0_IOL_CH
- COM 扫描时长线性可设，可选切换死区时长
- SEG 端口支持 4 档拉电流驱动 2mA、4mA、8mA、15mA，请查看寄存器 P1_IOH_CL，P1_IOH_CH，P2_IOH_CL，P2_IOH_CH。
- SEG 支持 8 档占空比调节 1/8~8/8，用于调节显示亮度

下图为 LED 驱动波形示例，COM 端口低电平驱动有效，SEG 端口高电平驱动有效。示例为 7/8 占空比显示亮度。



图表 34 LED 驱动波形示意图

25.2 LED寄存器

COM0 LED 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	—	RW-0		—	—	—	
LED_EN	—	LED_MODE		—	—	—	

Bit7 **LED_EN** : LED 模块使能位

- 1 : 使能
- 0 : 关闭

Bit6 保留

Bit5 **LED_MODE** : LED 中断运行模式选择位

- 1 : 触发中断 LEDIF 时, LED 停止扫描, 需重新使能 LED_EN 继续扫描
- 0 : 触发中断 LEDIF 时, LED 继续扫描

Bit4-0 保留

COM1 LED 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			RW-01		RW-00	
—	LED_GS<2:0>			COMKS<1:0>		LED_DS<1:0>	

Bit7 保留

Bit6-4 **LED_GS<2:0>** : LED 亮度调节位 (SEG 占空比)

- | | | | |
|---------------|---------------|---------------|---------------|
| 111 : 8/8 占空比 | 110 : 7/8 占空比 | 101 : 6/8 占空比 | 100 : 5/8 占空比 |
| 011 : 4/8 占空比 | 010 : 3/8 占空比 | 001 : 2/8 占空比 | 000 : 1/8 占空比 |

Bit3-2 **COMKS<1:0>** : LED 时钟源选择位

- 11 : 保留
- 10 : XTAL
- 01 : 系统时钟/256
- 00 : LRC

Bit1-0 **LED_DS<1:0>** : COM 死区时长选择位

- | | |
|--------------------------|--------------------------|
| 11 : $T_{COMK} \times 4$ | 10 : $T_{COMK} \times 2$ |
| 01 : $T_{COMK} \times 1$ | 00 : 无死区 |

COM2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0				—			
MAP_S				—			

Bit7 **MAP_S** 映射

- 1 : LED 数据映射方式 2
- 0 : LED 数据映射方式 1

COM_D COM 扫描时长寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
COM_D<7:0>							

Bit7-0 **COM_D<7:0>** : COM 扫描时长设置位

COMKS=10 : $T_{COM} = T_{XTAL} \times COM_D \times 8 \times 4$

COMKS=01 : $T_{COM} = T_{HRC} \times 256 \times COM_D \times 8 \times 4$

COMKS=00 : $T_{COM} = T_{LRC} \times COM_D \times 8 \times 4$

COM_EN COM 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
COM_EN<7:0>							

Bit7-0 **COM_EN<7:0>** : COM7~COM0 使能位

1 : 使能

0 : 关闭

25.1 LED SRAM 映射

映射 1 :

地址		7	6	5	4	3	2	1	0
0300H	COM0	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0301H	COM0	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0302H	COM1	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0303H	COM1	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0304H	COM2	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0305H	COM2	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0306H	COM3	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0307H	COM3	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0308H	COM4	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0309H	COM4	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030AH	COM5	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030BH	COM5	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030CH	COM6	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030DH	COM6	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030EH	COM7	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030FH	COM7	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8

映射 2 :

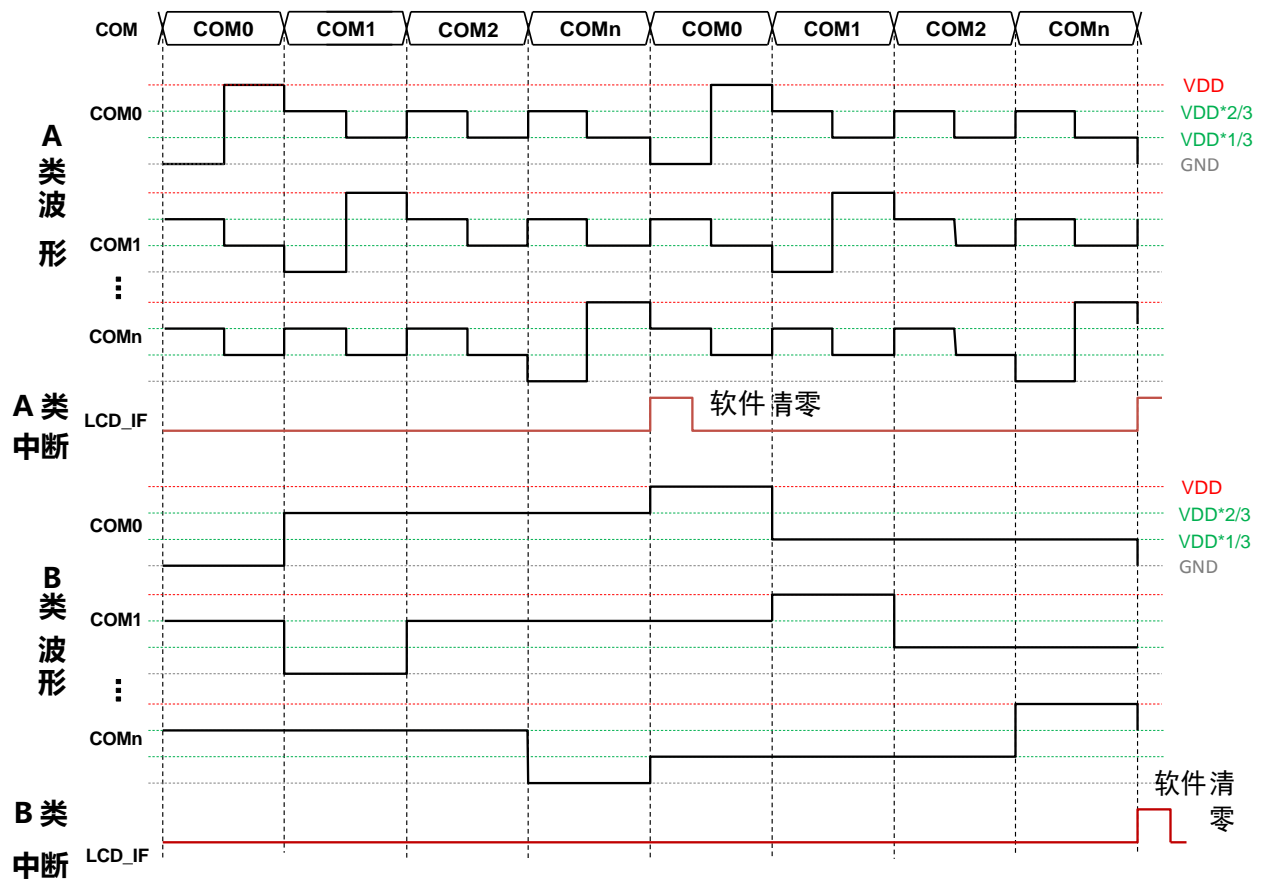
地址	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0
0300H	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0
0301H	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1
0302H	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2
0303H	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3
0304H	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4
0305H	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5
0306H	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6
0307H	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7
0308H	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8
0309H	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9
030AH	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10
030BH	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11

25.2 LCD 驱动描述

LCD 驱动电路为共阴极驱动模式，最多支持 8 个 COM 端口和 16 个 SEG 端口。

- 支持三种时钟可选，采用 LRC 或外部晶振作为时钟源时，支持 CPU 睡眠显示和睡眠唤醒
- 使用 LRC 作为时钟时，支持低功耗运行
- 支持 LCD_IF 在一帧数据刷新完成后，产生一次 LCD_IF
- 支持三种电阻选择，支持快充模式
- 支持 16 档灰度调节
- 支持 AB 波形选择 下图

为 LCD 驱动波形示例：



图表 35 LCD 驱动波形示意图

25.3 LCD 寄存器

COM0 LCD 控制寄存器 0 (与 COM0 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	—	RW-0	RW-0000			
—	LCD_EN	—	ELCC	VOL<3:0>			

Bit7 保留

Bit6 **LCD_EN** : LCD 模块使能位

1 : 使能

0 : 关闭

Bit5 保留

Bit4 **ELCC** : 对比度使能控制

1 : 使能 LCD 对比度控制

0 : 关闭 LCD 对比度控制 (此时 VLCD=VDD)

Bit3-0 **VOL<3:0>** : 对比度控制位

0000 : VLCD=0.531VDD

0001 : VLCD=0.563VDD

0010 : VLCD=0.594VDD

0011 : VLCD=0.625VDD

0100 : VLCD=0.656VDD

0101 : VLCD=0.688VDD

0110 : VLCD=0.719VDD

0111 : VLCD=0.750VDD

1000 : VLCD=0.781VDD

1001 : VLCD=0.813VDD

1010 : VLCD=0.844VDD

1011 : VLCD=0.875VDD

1100 : VLCD=0.906VDD

1101 : VLCD=0.938VDD

1110 : VLCD=0.969VDD

1111 : VLCD=1.000VDD

COM1 LCD 控制寄存器 1 (与 COM1 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	—	—	—	RW-01		—	—
WAVE_S	—	—	—	COMKS<1:0>		—	—

Bit7 **WAVE_S** : LCD 驱动波形选择

1 : A 波形

0 : B 波形

Bit6-4 保留

Bit3-2 **COMKS<1:0>** : LCD 时钟源选择位

11 : P34 为外灌时钟

10 : XTAL

01 : 系统时钟/256

00 : LRC

Bit1-0 保留

COM2 (与 COM2 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-000			—	RW-0	RW-00	
MAP_S	FC_SET<2:0>			—	BIAS_S	LCD_RS<1:0>	

- Bit7 **MAP_S** 映射
 1 : 数据 MAP 方式 2
 0 : 数据 MAP 方式 1
- Bit6-4 **FC_SET<2:0>** : LCD 快速充电设置
 101 : 1/64 LCD COM 周期快充
 100 : 1/32 LCD COM 周期快充
 011 : 1/16 LCD COM 周期快充
 010 : 1/8 LCD COM 周期快充
 001 : 1/4 LCD COM 周期快充
 000 : 无快速充电 其他 :
 保留
- Bit3 保留
- Bit2 **BIAS_S** 偏置设置
 1 : 1/3 偏置
 0 : 1/4 偏置
- Bit1-0 **LCD_RS<1:0>** : 电阻设置
 11 : 未用
 10 : 总电阻值 60K
 01 : 总电阻值 1.5M
 00 : 总电阻为 900k

COM_D COM 扫描时长寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
COM_D<7:0>							

- Bit7-0 **COM_D<7:0>** : COM 扫描时长设置位
 COMKS=10 : $T_{COM} = T_{XTAL} \times COM_D \times 4$
 COMKS=01 : $T_{COM} = T_{HRC} \times 256 \times COM_D \times 4$
 COMKS=00 : $T_{COM} = T_{LRC} \times COM_D \times 4$

注：需要使能快充模式，应当考虑设置的 COM 的值大于快充设置的值，例如使用 1/64 快充，则要求 COM_D 设置的值大于 1。

COM_EN COM 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
COM_EN<7:0>							

- Bit7-0 **Cn_EN<7:0>** : COM7~COM0 使能位
 1 : 使能
 0 : 关闭

SEGL_EN SEG 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
SEG_EN<7:0>							

Bit7-0 **SEG_EN<7:0>** : SEG7~SEG0 使能位

1 : 使能

0 : 关闭

SEGH_EN SEG 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
SEG_EN<15:8>							

Bit7-0 **SEG_EN<15:8>** : SEG15~SEG8 使能位

1 : 使能

0 : 关闭

254 LCD SRAM 映射

映射 1 :

地址	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0
0300H	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0	SEG0
0301H	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1	SEG1
0302H	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2	SEG2
0303H	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3	SEG3
0304H	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4	SEG4
0305H	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5	SEG5
0306H	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6	SEG6
0307H	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7	SEG7
0308H	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8	SEG8
0309H	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9	SEG9
030AH	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10	SEG10
030BH	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11	SEG11
030CH	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12	SEG12
030DH	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13	SEG13
030EH	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14	SEG14
030FH	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15	SEG15

映射 2 :

地址		7	6	5	4	3	2	1	0
0300H	COM0	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0301H	COM0	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0302H	COM1	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0303H	COM1	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0304H	COM2	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0305H	COM2	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0306H	COM3	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0307H	COM3	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
0308H	COM4	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
0309H	COM4	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030AH	COM5	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030BH	COM5	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030CH	COM6	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030DH	COM6	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
030EH	COM7	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
030FH	COM7	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8

26 低电压检测 LVD

26.1 描述

芯片内置低电压检测模块 LVD。该模块用于监测 VDD 电压，也可用于对 LVDIN 复用端口输入电压进行监测。

26.2 LVD 寄存器

LVD_C0 LVD 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	RW-0	RW-0	RW-000		
LVD_EN	LVD_IM	LVD_FLT	LVD_CKS	LVD_INS	LVD_VS<2:0>		

Bit7	LVD_EN : LVD 使能位 1 : 使能 0 : 关闭						
Bit6	LVD_IM : LVD 中断模式选择位 1 : 被监测电压由高于比较阈值产生 LVD 中断 0 : 被监测电压由低于比较阈值产生 LVD 中断						
Bit5	LVD_FLT : LVD 滤波选择位 1 : 7 个 LVD 工作时钟 0 : 关闭滤波器						
Bit4	LVD_CKS : LVD 工作时钟选择位 1 : 内部低频时钟 LRC 0 : 系统时钟 SYS_CLK						
Bit3	LVD_INS : 被监测电压选择位 1 : LVDIN 复用管脚 (比较阈值电压固定为 1.2V) 0 : VDD						
Bit2-0	LVD_VS<2:0> : 阈值电压选择位 (仅用于监测 VDD) 111 : 4.6V 110 : 4.2V 101 : 3.8V 100 : 3.4V 011 : 3.0V 010 : 2.6V 001 : 2.2V 000 : 1.8V						

27 指令集

27.1 算术运算指令

指令		描述	字节	周期
ADD	A, Rn	$A = A + Rn$	1	1
ADD	A, direct	$A = A + [direct]$	2	2
ADD	A, @Ri	$A = A + [Ri]$	1	2
ADD	A, #data	$A = A + data$	2	2
ADDC	A, Rn	$A = A + Rn + C$	1	1
ADDC	A, direct	$A = A + [direct] + C$	2	2
ADDC	A, @Ri	$A = A + [Ri] + C$	1	2
ADDC	A, #data	$A = A + data + C$	2	2
SUBB	A, Rn	$A = A - Rn - C$	1	1
SUBB	A, direct	$A = A - [direct] - C$	2	2
SUBB	A, @Ri	$A = A - [Ri] - C$	1	2
SUBB	A, #data	$A = A - data - C$	2	2
INC	A	$A = A + 1$	1	1
INC	Rn	$Rn = Rn + 1$	1	2
INC	direct	$[direct] = [direct] + 1$	2	3
INC	@Ri	$[Ri] = [Ri] + 1$	1	3
DEC	A	$A = A - 1$	1	1
DEC	Rn	$Rn = Rn - 1$	1	2
DEC	direct	$[direct] = [direct] - 1$	2	3
DEC	@Ri	$[Ri] = [Ri] - 1$	1	3
INC	DPTR	$DPTR = DPTR + 1$	1	4
MUL	AB	$B:A = B \times A$	1	11
DIV	AB	$A = \text{Int} [A/B] ; B = \text{Mod} [A/B]$	1	11
DA	A	十进制调整	1	1

27.2 逻辑操作指令

指令		描述	字节	周期
ANL	A, Rn	$A = A \text{ and } Rn$	1	1
ANL	A, direct	$A = A \text{ and } [direct]$	2	2
ANL	A, @Ri	$A = A \text{ and } [Ri]$	1	2
ANL	A, #data	$A = A \text{ and } data$	2	2
ANL	direct, A	$[direct] = [direct] \text{ and } A$	2	3
ANL	direct, #data	$[direct] = [direct] \text{ and } data$	3	3
ORL	A, Rn	$A = A \text{ or } Rn$	1	1
ORL	A, direct	$A = A \text{ or } [direct]$	2	2
ORL	A, @Ri	$A = A \text{ or } [Ri]$	1	2
ORL	A, #data	$A = A \text{ or } data$	2	2
ORL	direct, A	$[direct] = [direct] \text{ or } A$	2	3
ORL	direct, #data	$[direct] = [direct] \text{ or } data$	3	3
XRL	A, Rn	$A = A \text{ xor } Rn$	1	1
XRL	A, direct	$A = A \text{ xor } [direct]$	2	2
XRL	A, @Ri	$A = A \text{ xor } [Ri]$	1	2
XRL	A, #data	$A = A \text{ xor } data$	2	2
XRL	direct, A	$[direct] = [direct] \text{ xor } A$	2	3
XRL	direct, #data	$[direct] = [direct] \text{ xor } data$	3	3
CLR	A	$A = 00H$	1	1
CPL	A	$A = \text{not } A$	1	1
RL	A	$A<7:0> = \{A<6:0>, A<7>\}$	1	1
RLC	A	$\{C, A<7:0>\} = \{A<7:0>, C\}$	1	1
RR	A	$A<7:0> = \{A<0>, A<7:1>\}$	1	1
RRC	A	$\{C, A<7:0>\} = \{A<0>, C, A<7:1>\}$	1	1
SWAP	A	$A<7:0> = \{A<3:0>, A<7:4>\}$	1	4

27.3 数据传送指令

指令		描述	字节	周期
MOV	A, Rn	A = Rn	1	1
MOV	A, direct	A = [direct]	2	2
MOV	A, @Ri	A = [Ri]	1	2
MOV	A, #data	A = data	2	2
MOV	Rn, A	Rn = A	1	2
MOV	Rn, direct	Rn = [direct]	2	3
MOV	Rn, #data	Rn = data	2	2
MOV	direct, A	[direct] = A	2	2
MOV	direct, Rn	[direct] = Rn	2	2
MOV	direct1, direct2	[direct1] = [direct2]	3	3
MOV	direct, @Ri	[direct] = [Ri]	2	3
MOV	direct, #data	[direct] = data	3	3
MOV	@Ri, A	[Ri] = A	1	2
MOV	@Ri, direct	[Ri] = [direct]	2	3
MOV	@Ri, #data	[Ri] = data	2	2
MOV	DPTR, #data 16	DPTR = data(16-bit)	3	3
MOVC	A, @A+DPTR	A = [A+DPTR](程序代码)	1	7
MOVC	A, @A+PC	A = [A+PC](程序代码)	1	8
MOVX	A, @Ri	A = [Ri](核外 RAM)	1	5
MOVX	A, @DPTR	A = [DPTR](核外 RAM)	1	6
MOVX	@Ri, A	[Ri](核外 RAM) = A	1	4
MOVX	@DPTR, A	[DPTR](核外 RAM) = A	1	5
PUSH	direct	SP=SP+1, [SP] = [direct]	2	5
POP	direct	[direct] = [SP], SP = SP-1	2	5
XCH	A, Rn	A ↔ Rn	1	3
XCH	A, direct	A ↔ [direct]	2	4
XCH	A, @Ri	A ↔ [Ri]	1	4
XCHD	A, @Ri	A<3:0> ↔ [Ri]<3:0>	1	4

27.4 位操作指令

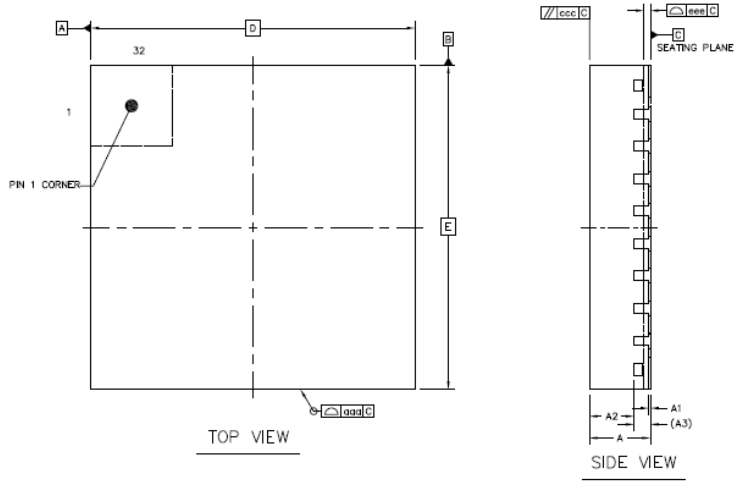
指令		描述	字节	周期
CLR	C	C = 0	1	1
CLR	bit	bit = 0	2	3
SETB	C	C = 1	1	1
SETB	bit	bit = 1	2	3
CPL	C	C = not C	1	1
CPL	bit	bit = not bit	2	3
ANL	C, bit	C = C and bit	2	2
ANL	C, /bit	bit = C and (not bit)	2	2
ORL	C, bit	C = C or bit	2	2
ORL	C, /bit	bit = C or (not bit)	2	2
MOV	C, bit	C = bit	2	2
MOV	bit, C	bit = C	2	3

27.5 程序转移指令

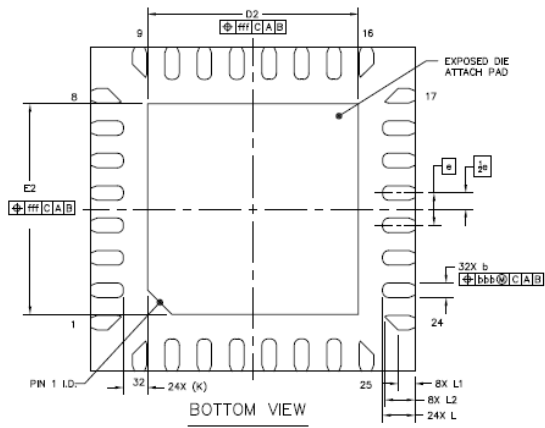
指令		描述	字节	周期
ACALL	addr11	2K 空间子程序调用	2	7
LCALL	addr16	64K 空间子程序调用	3	7
RET		调用程序返回	1	8
RETI		中断返回	1	8
AJMP	addr11	2K 空间程序跳转	2	4
LJMP	addr16	64K 空间程序跳转	3	5
SJMP	rel	相对短跳转	2	4
JMP	@A+DPTR	相对长跳转	1	6
JZ	rel	相对短跳转(如果 A=0)	2	3/5
JNZ	rel	相对短跳转(如果 A≠0)	2	3/5
JC	rel	相对短跳转(如果 C=1)	2	2/4
JNC	rel	相对短跳转(如果 C=0)	2	2/4
JB	bit, rel	相对短跳转(如果 bit=1)	3	4/6
JNB	bit, rel	相对短跳转(如果 bit=0)	3	4/6
JBC	bit, rel	相对短跳转(如果 bit=1), bit = 0	3	4/6
CJNE	A, direct, rel	相对短跳转(如果 A≠[direct])	3	4/6
CJNE	A, #data, rel	相对短跳转(如果 A≠data)	3	4/6
CJNE	Rn, #data, rel	相对短跳转(如果 Rn≠data)	3	4/6
CJNE	#Ri, #data, rel	相对短跳转(如果[Ri]≠data)	3	4/6
DJNZ	Rn, rel	Rn=Rn-1, 相对短跳转(如果 Rn≠0)	2	3/5
DJNZ	direct, rel	[direct]=[direct]-1, 相对短跳转(如果[direct]≠0)	2	3/5
NOP		空操作	1	1

28 封装信息

QFN32 封装尺寸



	SYMBOL	MIN	NOM	MAX	
TOTAL THICKNESS	A	0.7	0.75	0.8	
STAND OFF	A1	0	0.02	0.05	
MOLD THICKNESS	A2	----	0.55	----	
L/F THICKNESS	A3	0.203 REF			
LEAD WIDTH	b	0.15	0.2	0.25	
BODY SIZE	X	4 BSC			
	Y	4 BSC			
LEAD PITCH	e	0.4 BSC			
EP SIZE	X	D2	2.5	2.6	2.7
	Y	E2	2.5	2.6	2.7
LEAD LENGTH	L	0.3	0.4	0.5	
	L1	0.108	0.208	0.308	
	L2	0.272	0.372	0.472	
LEAD TIP TO EXPOSED PAD EDGE	K	0.3 REF			
PACKAGE EDGE TOLERANCE	aaa	0.1			
MOLD FLATNESS	ccc	0.1			
COPLANARITY	eee	0.08			
LEAD OFFSET	bbb	0.1			
EXPOSED PAD OFFSET	fff	0.1			



NOTES
 1.REFER TO JEDEC MO-220;
 2.COPLANARITY APPLIES TO LEADS, CORNER LEADS AND DIE ATTACH PAD;
 3.BAN TO USE THE LEVEL 1 ENVIRONMENT-RELATED SUBSTANCES OF JCET PRESCRIBING;
 4.FINISH: Cu/EP +Sn8~20s